

IDEC 뉴스

2018년 7월 MPW, CDC, 교육 안내

기획칼럼

EDA Tool 소개 (Cadence 사 MMSIM)

기술동향칼럼

차세대 광가입자망 기술 표준화 동향

특집기사

이상적 블록체인과 현실적 블록체인



반도체설계교육센터
IC DESIGN EDUCATION CENTER

2018 July Vol. 253

IDEC Newsletter



이상적 블록체인과
현실적 블록체인



MPW 관련 문의

이의숙 책임 (yslee@idec.or.kr, 042-350-4428)

2018년 MPW 공정 및 진행 일정

• 지원 공정 세부 내역

회사	공정 [μm]	공정내역	설계면적 (팀별)	칩수 /1회	모집 횟수	Package 사용가능 pin수(Design)	Package type
삼성	65nm RFCMOS	CMOSRF 1-poly 8-metal	4mm x4mm	40	3	208pin	LQFP/ BGA 208pin
매그나칩/ SK하이닉스	180nm CMOS	CMOS 1-poly 6-metal (6 metal을 Thick metal(TKM)로만 사용 가능) (Optional layer (DNW, HRI, BJT,MIM) 추가)	3.8mm x3.8mm	25	5	200pin	MQFP/ BGA 208pin
	350nm CMOS	CMOS 2-poly 4-metal (Optional layer (DNW, HRI, BJT, CPOLY) 추가)	5mm x4mm	20	2	144pin	

진행 일정 및 공정 내역

• 7월 모집 공정 (07.06 마감)

- MS350-1802회 매그나칩/SK하이닉스 350nm
- S65-1803회 삼성 65nm

공정	회차구분 (공정_년도순서)	모집칩수 ((mmxmm)x칩수)	정규모집 신청마감	참여칩수 ((mmxmm)x칩수)	DB마감 (Tape-out)	Die-out	비고
MS 180nm	MS180-1801	(3.8x3.8) x25	2018.01.12	(3.8x3.8)x22 (3.8x1.9)x6	2018.03.19	2018.08.20	칩제작중
	MS180-1802		2018.01.12	(3.8x3.8)x23 (3.8x1.9)x4	2018.05.21	2018.10.22	칩제작중
	MS180-1803		2018.02.09	(3.8x3.8)x24 (3.8x1.9)x2	2018.07.23	2018.12.24	설계중
	MS180-1804		2018.04.13	(3.8x3.8) x23 (3.8x1.9)x2	2018.09.17	2019.02.18	설계중
	MS180-1805		2018.06.08	(3.8x3.8) x24 (3.8x1.9)x2	2018.12.03	2019.05.06	설계중
MS 350nm	MS350-1801	(5x4) x20	2018.02.09	(5x4)x16 (5x2)x1	2018.06.11	2018.10.08	칩제작중
	MS350-1802		2018.07.06	-	2019.01.14	2019.05.13	모집중 (~07.06)
삼성 65nm	S65-1801	(4x4) x40	2018.01.12	(4x4)x34	2018.05.07	2018.11.12	칩제작중
	S65-1802		2018.03.09	(4x4)x39	2018.09.10	2019.03.18	설계중
	S65-1803		2018.07.06	-	2019.01.07	2019.07.19	모집중 (~07.06)

- 일정은 사정에 따라 다소 변경될 수 있음.
- 회차표기 : 공정코드-년도 모집순서 (예시) 삼성 65nm 2018년 1회차 : S65-1801)
- 모집 기간 : 모집 마감일로부터 2주 전부터 접수
- 선정 결과 : 모집 마감 후 2주 후 결정
- NDA 접수, PDK 배포 : 선정 후 2주 이내 완료
- Package 제작은 Die out 이후 1개월 소요됨



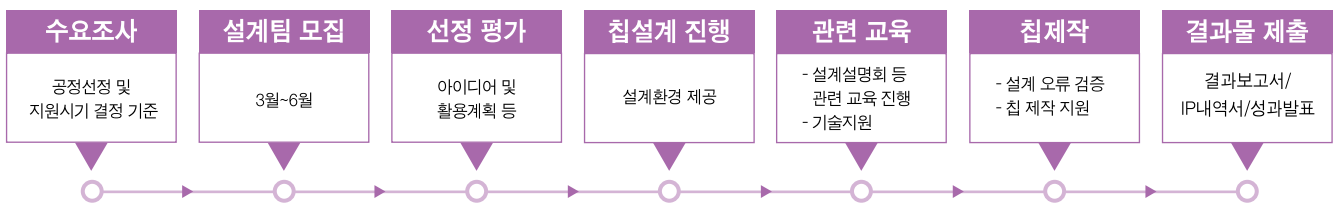
MPW 관련 문의

이의숙 책임 (yslee@idec.or.kr, 042-350-4428)

2018년 국내외 MPW 공정 추가 지원: 2차 지원 설계팀 모집 예정 (~07.20, 금요일)

IDEC에서는 다양한 분야의 전문 설계인력 양성을 위해 기존 MPW 외 추가 공정 제작을 지원합니다. 필요한 공정 및 환경에 대한 조사를 통해 칩 제작 지원 시행 기준을 마련하였습니다. 이를 토대로 지원될 공정은 지정공정 (DBhitek) 과 설계팀이 제작을 희망하는 공정을 평가 선정하여 지원할 예정입니다. 설계 지원팀 선정은 설계 내용과 활용 계획 등을 기준으로 평가하여 결정되었습니다. 참고로, 당해년도 1차 지원팀은 5월에 선정하여 지원되고 있습니다.

· 시행절차



· 지원 대상 IDEC 참여교수

· 설계팀 모집 (2차 지원팀) 7월 초 공지

· 지원자 선정 조건

- 참가 대상 : IDEC 참여교수 중 사전 신청자 대상 우선 지원
- 제출 서류 : 설계계획서 (기존 설계회로설명서 제출 양식 이용)
- 대학의 연구와 교육을 위한 칩 설계 (산업체 과제 참여는 제한함.)
- 실적 제출 관련
 - 사사 문구에 "IDEC 지원"임을 표기
 - IP 내용 소개 (자료 제출)
 - 기존 MPW 참여 의무 이행 (결과보고서 제출, CDC 참여)
 - JICAS 게재 의무

· 지원 공정 4차산업의 필요 기술 개발 분야의 설계로 제작 희망공정 및 지정공정 (BCDMOS)

· 지원 규모 칩제작비의 일부 지원 (설계분야에 따라 차등 지원. 설계팀에 개별 안내)



수강을 원하는 분은 IDEC 홈페이지 (www.idec.or.kr) 를 방문하여 신청하시기 바랍니다.

강좌일정

센터명	강의일자	강의 제목	분류
본센터	7.4-5	TCAD Sentaurus Basic (2차)	Tool강좌
	7.9-11	SpyGlass RTL signoff flow (Lint, CDC, Power)	Tool강좌
	7.12-13	ARM Cortex-M 프로세서 기반의 FreeRTOS 활용	설계강좌
	7.16-18	Custom Compiler Schematic/Layout Editor	Tool강좌
	7.19-20	최신 비휘발성 메모리의 기본 동작 및 구조 이해	설계강좌
	7.23-24	[IDEC 연구원 교육] 칩테스트 교육	설계강좌
	7.25-27	Mentor Xpedition을 이용한 Schematic 및 PCB 설계 기본 과정	Tool강좌
	7.30-31	Virtuoso Layout Design Basic	Tool강좌
경북대	7.11-13	Arduino 프로그래밍 및 하드웨어 기초	IoT교육
	7.19-20	PSpice를 이용한 아날로그 Front end 설계	설계강좌
	7.23-24	Zynq 및 Vivado를 이용한 SoC/FPGA 기본 설계 실습	설계강좌
	7.26-27	Xilinx ISE 기반의 FPGA 동작 실습	설계강좌
광운대	7.2-4	스마트 모바일 AP 구조 및 주변장치 응용	설계강좌
	7.9-13	CMOS RF 트랜지스터 회로 설계 실습	설계강좌
	7.16-19	Verilog HDL 이론 및 응용	설계강좌
	7.23-24	아틱 모듈과 아틱 클라우드 기반의 IoT 디바이스 개발	IoT교육
	7.25-26	아날로그 집적회로 설계	설계강좌
부산대	7.10-11	IC 설계를 위한 반도체 소자	설계강좌
	7.17-18	IC 설계를 위한 반도체 공정	설계강좌
	7.24-26	CPU 설계 및 응용	설계강좌
전남대	7.3-5	CMOS를 활용한 아날로그 회로설계 및 레이아웃	설계강좌
	7.10-11	아틱 모듈과 아틱 클라우드 기반의 IoT 디바이스 개발	IoT교육
	7.12-13	FPGA 기반의 임베디드 시스템 설계	설계강좌
	7.25-27	딥러닝 기초 및 설계	설계강좌
	7.31-8.2	Vivado 기반의 FPGA 설계	설계강좌
충북대	7.2-3	Display pixel 회로 및 공정	설계강좌
	7.4-6	저잡음 센서 아날로그 프론트엔드 설계 기법	설계강좌
	7.9-12	라즈베리파이를 활용한 IoT 플랫폼 기반의 영상신호	설계강좌
	7.17-18	반도체 공정	설계강좌



수강을 원하는 분은 IDEC 홈페이지 (www.idec.or.kr) 를 방문하여 신청하시기 바랍니다.



본센터

7/4-5

7/19-20

강좌제목 TCAD Sentaurus Basic (2차)

강사 강용주 차장 (Synopsys)

강좌개요

TCAD Sentaurus 의 기본적인 기능을 이용하여 TCAD simulation에 대한 이해를 높이고자 한다.

수강대상 Sentaurus TCAD user (대학원생)

강의수준 초급 강의형태 이론+실습

사전지식·선수과목 CMOS 공정 및 소자 동작 원리

강좌제목 최신 비휘발성 메모리의 기본 동작 및 구조 이해

강사 조성재 교수 (가천대)

강좌개요

ROM과 RAM을 시작으로 ITRS 기술 노드를 견인하는 역할을 하고 있는 DRAM, NAND 플래시 메모리를 비롯, RRAM, PRAM, MRAM 등 post-NAND 기술로 관심을 끌고 있는 비휘발성 emerging 메모리 기술을 중심으로 소자와 동작 원리 및 어레이 구조, 기술 동향을 강의한다.

수강대상 반도체 메모리 기술에 관심이 있는 4학년 및 대학원생

강의수준 중급 강의형태 이론+실습

사전지식·선수과목 반도체 소자

7/9-11

강좌제목 SpyGlass RTL signoff flow (Lint, CDC, Power)

강사 이마음 차장 (Synopsys)

강좌개요

RTL signoff를 위해 Lint, CDC, Power를 이해하고, SpyGlass를 활용하여 design 검증 및 디버깅을 한다.

수강대상 RTL 개발자, FrontEnd 개발자, SpyGlass 사용 경험자

강의수준 초급 강의형태 이론+실습

사전지식·선수과목

- HDL language (verilog,vhdl,system-verilog)
- Overall of Design Implementation & Verification Flow

7/23-24

강좌제목 [IDEC 연구원 교육] 칩테스트 교육

강사 선혜승 연구원 (IDEC)

강좌개요

기본적인 합성 방법은 아주 간략히 설명하고 Scan Test 및 보드 레벨의 테스트를 다룰 예정입니다.

수강대상 대학(원)생, 회사원

강의수준 중급 강의형태 이론+실습

사전지식·선수과목

- [연구원 교육] Cell Based 설계 Flow 교육
- Synopsys Design Compiler 교육, MPW 설계 경험 필요

7/12-13

강좌제목 ARM Cortex-M 프로세서 기반의 FreeRTOS 활용

강사 정원석 대표 ((주)이엠시스)

강좌개요

운영체제 구성 및 개요, 개발환경 구축, Cortex-M 내부구조 이해

수강대상 전공관련 학부생 및 대학원 과정 학생, 관련 재직자

강의수준 중급 강의형태 이론+실습

사전지식·선수과목 프로그래밍 사용 능력, 하드웨어 기초지식

7/25-27

강좌제목 Mentor Xpedition을 이용한 Schematic 및 PCB 설계 기본 과정

강사 김경록 과장 (Mentor)

강좌개요

회로도 생성, 부품 배치, PCB 레이아웃, 검증 및 Output 확인

수강대상 대학생, 대학원생

강의수준 초급 강의형태 이론+실습

사전지식·선수과목 없음

7/16-18

강좌제목 Custom Compiler Schematic/Layout Editor

강사 김민수 과장 (Synopsys)

강좌개요

- Get familiar with Custom Compiler environment, Menus, Tool bar, Bindkeys, Preferences, and also customize preferences.
- Successfully create library, cell and different cell views.
- Understand and configure technology file.

수강대상 Custom Circuit or Layout design engineers who design layout and perform physical verification

강의수준 중급 강의형태 이론+실습

사전지식·선수과목

UNIX and X-Windows, Unix based text editor, Write scripts using Tcl

7/30-31

강좌제목 Virtuoso Layout Design Basic

강사 이상용 부장 (Cadence Korea)

강좌개요

Virtuoso Layout Editor를 이용한 Semi Auto Layout 방법

수강대상 없음

강의수준 초중급 강의형태 이론+실습

사전지식·선수과목

- Linux basic command.
- 반도체 소자 (Tr,resistor,cap) Layout pattern 이해

교육

프로그램 안내

2018. 7

수강을 원하는 분은 IDEC 홈페이지 (www.idec.or.kr) 를 방문하여 신청하시기 바랍니다.



경북대

7/11-13

강좌제목 Arduino 프로그래밍 및 하드웨어 기초

강사 권재원 팀장 (㈜민트세이지)

강좌개요

1. 프로토타입 제작에 많이 사용하는 Arduino를 이용해 간단한 프로그래밍, 전자 및 사고 문제 해결 기술에 대해 배운다.
2. Arduino를 처음 경험한 사람들을 위해 Arduino Framework의 일부로 C/C++ 프로그래밍의 기초를 설명하고 간단한 회로를 작성하는 방법에 대해 배운다.
3. 각 섹션은 블록 형태로 진행이 되며, 실습을 통해 배운 내용들을 확장하거나 이전에 배운 내용들을 결합하여 진행한다.

수강대상 전기, 전자, 정보통신 관련 전공 학부생 및 대학원생 및 산업체 인력

강의수준 초급 **강의형태** 이론+실습

사전지식·선수과목 전기, 전자, 정보통신 관련

7/19-20

강좌제목 PSpice를 이용한 아날로그 Front end 설계

강사 김무현 과장 (나인플러스 IT(주))

강좌개요

반도체 및 컴퓨터기술의 급격한 발달과 더불어 기술이 혁신적으로 발전하고 전기전자 관련 제품의 설계 및 제조 공정이 자동화되어 생산성 증대와 제품의 품질향상 등이 산업체의 경쟁력 제고를 위해 요구되고 있으며, 특히 제품개발기간을 단축시키고 신뢰성을 높이기 위한 노력의 일환으로 Simulation Tool을 이용하여 실제 제작 단계 이전에 회로 특성을 해석해보는 과정이 중요시되었다.

수강대상 전기, 전자, 정보통신 관련 전공 학부생 및 대학원생 및 산업체 인력

강의수준 초중급 **강의형태** 이론+실습

사전지식·선수과목 전자회로, 회로이론, 반도체공학

7/23-24

강좌제목 Zynq 및 Vivado를 이용한 SoC/FPGA 기본 설계 실습

강사 조재현 연구원 ((주)휴인스)

강좌개요

Zynq는 ARM (Cortex A9) 을 내장하고 있는 FPGA로, SoC 구조의 시스템을 구성하여 쉽게 HW를 검증할 수 있는 장점을 가지고 있다. 본 강의에서는 Zynq를 이용한 설계 구조 이해와 함께, SoC/FPGA 영역에서 준비된 I/O를 제어하기 위해 직접 실습을 진행한다.

수강대상 전기, 전자, 정보통신 관련 전공 학부생 및 대학원생 및 산업체 인력

강의수준 초급 **강의형태** 이론+실습

사전지식·선수과목 디지털회로, 디지털시스템

7/26-27

강좌제목 Xilinx ISE 기반의 FPGA 동작 실습

강사 김민석 팀장 ((주)리버트론)

강좌개요

FPGA의 전반적인 사용 Flow 이해를 기반으로 ISE 환경에서 Project를 진행하여 FPGA에 다운로드 및 디자인 동작에 대한 디버깅을 실습한다.

수강대상 전기, 전자, 정보통신 관련 전공 학부생 및 대학원생 및 산업체 인력

강의수준 초급 **강의형태** 이론+실습

사전지식·선수과목 HDL, 디지털 논리 회로 이론



광운대

7/2-4

강좌제목 스마트 모바일 AP 구조 및 주변장치 응용

강사 한태희 교수 (성균관대), 박영준 교수 (한양대), 이광엽 교수 (서경대)

강좌개요

스마트 모바일 기기에서는 멀티미디어, 게임, GUI, 센서 융합 등을 기반으로 하는 다양한 앱, 웹을 수행하기 위해 고성능, 저전력의 AP (Application Processors) 를 탑재하고 있어 스마트 모바일 기기용 SoC 개발 및 응용을 위해서는 AP 구조를 이해하고 AP를 기반으로 한 SoC 및 주변장치를 활용할 수 있는 능력을 갖추어야 한다.

수강대상 학부생, 대학원생, 일반인

강의수준 중급 **강의형태** 이론+실습

사전지식·선수과목 컴퓨터 구조, C언어 프로그래밍

7/9-13

강좌제목 CMOS RF 트랜시버 회로 설계 실습

강사 신현철 교수 (광운대), 문용 교수 (숭실대), 정진성 교수 (서울시립대)

강좌개요

우리는 현재, WiFi, Bluetooth, Cellular 등 다양한 무선통신 환경에서 생활하고 있다. 본 강좌에서는 각종 무선통신에 사용되는 RF 송수신기 또는 트랜시버에 대해 구조 및 동작 원리 등 기본적인 지식을 학습하고, 실제 CMOS 집적회로 공정을 이용하여 트랜시버의 필수 기본 회로 및 이를 연결한 RF 수신기 회로의 설계 실습을 수행한다. 본 과정을 통해 학생들은 RF 트랜시버 설계를 위한 기초적인 지식과 설계 기술을 습득할 수 있다.

수강대상 학부생, 대학원생, 일반인

강의수준 중급 **강의형태** 이론+실습

사전지식·선수과목 전자회로, CMOS 아날로그 집적회로, RF 집적회로

7/16-19

강좌제목 Verilog HDL 이론 및 응용

강사 조경순 교수 (한국외대), 이찬호 교수 (숭실대), 김기철 교수 (서울시립대)

강좌개요

Verilog HDL의 기초적인 문장과 이를 응용하여 디지털 회로를 설계하는 기법을 강의와 실습을 통하여 학습한다. FIR 필터의 원리와 구조를 이해하고 Verilog HDL을 이용하여 필터를 설계하고 동작을 확인한다. Verilog HDL을 사용하여 FFT (Fast Fourier Transform) 를 수행하는 하드웨어를 설계하는 방법을 강의와 실습을 통하여 학습한다.

수강대상 학부생, 대학원생, 일반인

강의수준 초급 **강의형태** 이론+실습

사전지식·선수과목 디지털 논리 회로

7/23-24

강좌제목 아틱 모듈과 아틱 클라우드 기반의 IoT 디바이스 개발

강사 국종진 교수 (상명대)

강좌개요

아틱 710 모듈과 아틱 클라우드의 기능을 이해하고 IoT 디바이스의 개발 방법을 익힌다.

수강대상 학부생, 대학원생, 일반인

강의수준 중급 **강의형태** 이론+실습

사전지식·선수과목 C언어, 리눅스



수강을 원하는 분은 IDEC 홈페이지 (www.idec.or.kr) 를 방문하여 신청하시기 바랍니다.

7/25-26

강좌제목 아날로그 집적회로 설계

강사 박영철 교수 (한국외대), 범진욱 교수 (서강대)

강좌개요

CMOS 공정을 기반으로 MOS Transistor의 기본을 바탕으로 single TR의 구성과 이의 응용회로과 설계 시 고려해야 할 nonideality를 이해하고, 이를 보완하기 위한 설계 기법들에 대해 소개한다. 아울러, single TR 증폭기를 비롯하여 current mirror, differential amplifier, operational amplifier 등의 응용회로에 대하여 학습한다.

수강대상 학부생, 대학원생, 일반인

강의수준 중급 강의형태 이론+실습

사전지식·선수과목 회로이론, 전자회로, II (optional), 전자소자 (optional)

문의 | 광운대학교 IDEC (02-940-5448, smartipc@kw.ac.kr)

7/12-13

강좌제목 FPGA 기반의 임베디드 시스템 설계

강사 김철홍 교수 (전남대)

강좌개요

HDL을 이용한 디지털 임베디드 시스템 구현을 위한 설계 기술을 교육한다. FPGA의 기본 개념을 이해하고 HDL에 대한 기본적인 교육 및 실습을 진행한 후, 이를 기반으로 FPGA를 설계하여 임베디드 시스템의 각종 입출력 장치들을 제어하는 방법을 교육한다. 이를 통해, HDL을 활용한 FPGA 설계 기법 및 임베디드 시스템으로의 응용 능력을 습득할 수 있도록 한다.

수강대상 FPGA를 활용한 임베디드 설계에 관심있는 학부생, 대학원생 및 기타

강의수준 중급 강의형태 이론+실습

사전지식·선수과목 전자회로, FPGA 기초 지식

7/25-27

강좌제목 딥러닝 기초 및 설계

강사 김동국 교수 (전남대)

강좌개요

최근 딥러닝 기술의 비약적인 발전으로 인해 인공지능 분야 등, 산업 전반에 큰 영향을 미치고 있다. 따라서 딥러닝 기술에 대한 기술적인 이해와 실제로 이를 응용하여 사용하고자 하는 요구가 커지고 있는 상황이다. 본 교육에서는 딥러닝에 대한 기본 이론을 소개하고, NN, CNN, RNN과 같은 supervised 기법과 RBM, VAE, GAN의 unsupervised 기법 등의 다양한 딥러닝 기술들에 대해 소개한다. 그리고 Google에서 발표한 딥러닝 틀박스인 Tensorflow를 이용하여 다양한 딥러닝 기술을 실습을 통해 이해하고, 이를 여러 응용분야에 적용한 딥러닝 시스템을 설계한다.

수강대상 딥러닝 및 tensorflow, anadonda에 관심있는 학부생, 대학원생 및 기타

강의수준 중급 강의형태 이론+실습

사전지식·선수과목 기초확률론, 선형대수학, c언어, python 기초

7/31-8/2

강좌제목 Vivado 기반의 FPGA 설계 실습

강사 김민석 팀장 (쥘리버트론)

강좌개요

본 수업은 Xilinx의 7-Series 디바이스의 Architecture를 이해하고 또한 Xilinx에서 지원하는 Vivado의 사용 메커니즘을 이해하여 전반적인 SW 사용에 대해 이해하고, Vivado 기반의 로직 구성 및 다운로드 방법을 이해하고 실습하는 코스입니다.

수강대상 Vivado, FPGA에 관심있는 학부생, 대학원생 및 기타

강의수준 중급 강의형태 이론+실습

사전지식·선수과목 전자회로, FPGA 설계 기초

문의 | 전남대 IDEC 강병호 (062-530-0367, 888pp@naver.com)



전남대

1/10-11

강좌제목 CMOS를 활용한 아날로그 회로설계 및 레이아웃

강사 이인영 교수 (조선대)

강좌개요

본 강좌는 CMOS 집적회로 설계에 있어서 회로설계자가 알아야 할 schematic 구성, simulation 방법, layout, DRC&LVS, post-layout simulation, 그리고 foundry로 전달할 gds file의 추출까지의 전 과정을 간단한 회로를 통해 실습한다.

수강대상 CMOS 및 아날로그 회로설계에 관심있는 학부생, 대학원생 및 기타

강의수준 중급 강의형태 이론+실습

사전지식·선수과목 디지털 회로설계, Cadence Tool 기초

7/10-11

강좌제목 아틱 모듈과 아틱 클라우드 기반의 IoT 디바이스 개발

강사 국중진 교수 (상명대)

강좌개요

본 강좌는 삼성이 개발한 아틱 모듈 기반의 IoT 디바이스 개발환경과 개발방법을 이해한다. 아틱과 아틱 써드 파티 클라우드의 연계방법을 익힘으로써 새로운 IoT 서비스/어플리케이션 개발능력을 함양할 수 있도록 구성 되어 있다.

수강대상 아틱을 이용한 IoT 디바이스 개발 및 아틱 클라우드에 관심있는 학부생, 대학원생 및 기타

강의수준 중급 강의형태 이론+실습

사전지식·선수과목 c언어, 리눅스



수강을 원하는 분은 IDEC 홈페이지 (www.idec.or.kr) 를 방문하여 신청하시기 바랍니다.



부산대

7/10-11

강좌제목 IC 설계를 위한 반도체 소자

강사 이문석 교수 (부산대)

강좌개요

반도체 내에서 전자의 분포, 이동에 관한 기본적인 물리이론과 밴드이론을 습득하고 기본적인 반도체 소자인 다이오드, MOSFET, BJT의 동작원리에 대해 강의한다.

수강대상 전자·전기·재료·물리·나노학부 2학년 이상, 일반인

강의수준 초중급 **강의형태** 이론

사전지식·선수과목 일반물리, 일반화학



충북대

7/2-3

강좌제목 Display pixel 회로 및 공정

강사 정재욱 교수 (충북대)

강좌개요

차세대 디스플레이 개발기술을 소개하고, 산화물 박막 트랜지스터 등 차세대 박막소자 개발 현황을 소개한다.

수강대상 학부, 대학원생, 일반인

강의수준 초중급 **강의형태** 이론

사전지식·선수과목 없음

7/17-18

강좌제목 IC 설계를 위한 반도체 공정

강사 김민성 교수 (동명대)

강좌개요

반도체 칩을 제작하는데 필요한 oxidation, 불순물 주입, chemical vapor deposition, metalization 등의 단위공정의 기본원리를 다룬다. 최근 반도체 소자의 대세를 이루고 있는 CMOS의 구조를 소개하고 inverter의 layout에 대하여 공부한다. CMOS inverter의 layout을 기반으로 CMOS 반도체 칩이 제작되는 전체 공정을 소개한다.

수강대상 전자공학, 재료공학, 물리학, MEMS 전공자 학부 3~4학년 및 관련분야 대학원생

강의수준 초중급 **강의형태** 이론

사전지식·선수과목 일반물리, 화학

7/4-6

강좌제목 저잡음센서 아날로그 프론트엔드 설계기법

강사 고희호 교수 (충남대)

강좌개요

- 저항/용량/전압/전류 등 각종 센서 출력의 모델링 기법
- Correlated Double Sampling 및 Chopper stabilization 기법을 이용한 저잡음 아날로그 프론트엔드 설계 기법
- Periodic analysis를 통한 센서 인터페이스 회로 해석 기법

수강대상 센서 신호 처리용 회로 설계 관련 대학원생/산업체 실무자

강의수준 중급 **강의형태** 이론+실습

사전지식·선수과목

기초 아날로그 회로 설계 지식, Cadence tool (schematic 및 spectre) 기본 사용법

7/24-26

강좌제목 CPU 설계 및 응용

강사 윤병우 교수 (경성대)

강좌개요

현재 대부분의 SoC에는 CPU가 내장되어 있다. 따라서 CPU를 설계하고 응용하는 것이 SoC 설계에서 가장 중요한 일이다. 본 강좌에서는 4-bit CPU core와 calculator 동작에 필요한 IP를 FPGA 설계 툴을 이용하여 schematic 방식으로 설계한다. 설계된 HW가 +, -, X, ÷, √ 계산을 하는 2 digits calculator로 동작하는 microprogram을 코딩하여 최종적으로 HW와 SW를 FPGA에 다운로드하여 동작시켜 본다.

수강대상 학부생

강의수준 중급 **강의형태** 이론+실습

사전지식·선수과목 논리회로

7/9-12

강좌제목 라즈베리파이를 활용한 IoT 플랫폼 기반의 영상신호

강사 서재원 교수 (충북대)

강좌개요

라즈베리파이 사용방법 학습, 기본적인 영상처리 실습, 피카메라를 사용한 실시간 영상처리

수강대상 학부, 대학원 석박사 과정, 산업체 근무자

강의수준 초중급 **강의형태** 이론+실습

사전지식·선수과목 고급컴퓨터 프로그래밍 (C++)

7/17-18

강좌제목 반도체 공정

강사 김성준 교수 (충북대)

강좌개요

반도체 분야로 취업을 준비하는 학부생 및 대학원생을 대상으로 반도체 소자 제작과정을 위한 단위 공정 별 지식을 습득한 후 CMOS process integration를 이해한다.

수강대상 ASIC, back-end, or layout designers who will be using IC Compiler to perform placement, CTS, and routing on block-level designs

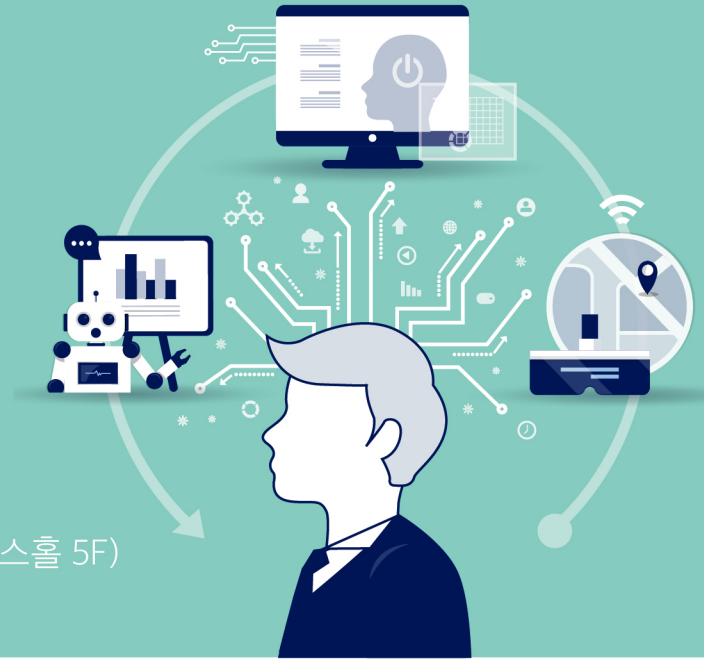
강의수준 학부 고학년 및 대학원생, 산업체 근무자 **강의형태** 이론+실습

사전지식·선수과목 반도체 소자

문의 | 부산대 IDEC 윤성성 (051-517-0172, idec@pusan.ac.kr)

문의 | 충북대 IDEC 라해미 (043-261-3572, idec@cbnu.ac.kr)

2018 IDEC Congress



2018.07.03(화) 09:00 ~ 15:30
 KAIST 학술문화관 (E9동, 정근모컨퍼런스홀 5F)

반도체설계교육센터(IDEC)는 참여 대학의 연구 성과를 소개하고, 급변하는 반도체 산업 분야에 대비한 전문인력양성에 대한 논의를 위하여 매년 Congress를 개최하고 있습니다. 최신 기술에 대해 기업 전문가를 초청하여 반도체 관련 기술 동향과 시장 전망에 대한 강연도 함께 개최됩니다. 반도체 분야 전문 인력 양성을 위한 산학연 협력 강화 방안이 마련될 수 있도록 많은 관심과 참여를 부탁드립니다.

진행 프로그램

- 강 연** SoC 분야 기술 동향 및 시장 전망
- 전 시** MPW 칩설계 결과(CDC) 및 참여대학의 우수 연구 성과 전시
- 논 의** 대학지원 관련 현안
- 성과보고** IDEC 수행 내역 및 관련 시상
- 시 상** CDC 우수설계팀, 우수참여교수상, 우수강사상

세부 진행 일정

일시	주요 행사(정근모컨퍼런스홀, 5F)	전 시(스카이라운지, 5F)
09:00 ~	[참가 등록]	
09:20 ~ 10:30	[우수성과발표] · CDC 우수팀/참여대학 우수 연구성과 발표 (발표장 : 양승택오디토리움 2F)	
10:40 ~ 10:50	[Opening] · 박인철 소장 (IDEC, KAIST 전기 및 전자공학과 교수)	
10:50 ~ 11:30	[초청강연 I] AI 시대에서 메모리의 역할과 의의 · 박일 상무 (SK하이닉스 메모리연구소)	09:20 ~ 15:30
11:30 ~ 12:10	[초청강연 II] IoT 기술동향과 삼성전자의 IoT 기술 · 신동준 상무 (삼성전자 IoT사업화팀)	[성과 전시] · Chip Design Contest 설계 전시
12:10 ~ 13:10	점심식사	· 참여대학 우수 연구 성과 전시
13:10 ~ 13:50	[초청 강연 III] 뉴로멤 소개 · 이석정 이사 (NEPES FI사업부)	
13:50 ~ 14:20	전시 관람	
14:20 ~ 15:30	[IDEC 현안 논의 및 관련 시상] · 시상 : Chip Design Contest 우수디자인팀, 우수참여교수상, 우수강사상 · IDEC 사업 수행 내용 보고 · IDEC 운영 현안 논의	

문의처 <http://idec.or.kr> | 042-350-4428 | yslee@idec.or.kr

차세대 광가입자망 기술 표준화 동향

최수일 교수 | 전남대학교 전자컴퓨터공학부

서론

광가입자망(Optical Access Network)은 비즈니스와 가정용 서비스 뿐만 아니라 모바일과 IoT 서비스를 제공하는 다중 서비스 플랫폼을 제공한다. (그림 1)은 미래 광가입자망의 역할을 보여준다¹. 최근에는 초연결(Hyper-connectivity) 사회 구현에 필수적인 초저지연, 고속/대용량화, 고집적화, 저전력화와 같은 요구사항을 만족하는 광 네트워크 기술이 필요하다². 본 고에서는 초연결사회를 구축하기 위한 광 네트워크 인프라 기술 중 차세대 광가입자망 기술의 표준화 동향을 소개한다.

광 스플리터를 통해 각 사용자의 집에 배치된 여러 ONU(Optical Network Unit)가 연결된 점대다중점(point-to-multipoint) 구조로 구성된다. PON 기술은 OLT와 ONU 사이에 전력공급이 필요없는 수동형 광소자를 사용하기 때문에 유지보수가 편리하다는 장점이 있다. 현재 PON 시스템은 OLT 및 피더 파이버의 일부가 많은 사용자에 의해 공유될 수 있기 때문에 시분할 다중화 및 시분할 다중 액세스(TDM/TDMA)를 사용한다. 이러한 PON 시스템에서 각 ONU는 OLT에 의해 할당된 다른 타임슬롯 구간에서 OLT와 통신한다. (그림 2)는 하향 데이터의 브로드캐스팅 신호 전송과 상향데이터의 시분할 다중 액세스를 보여준다³.

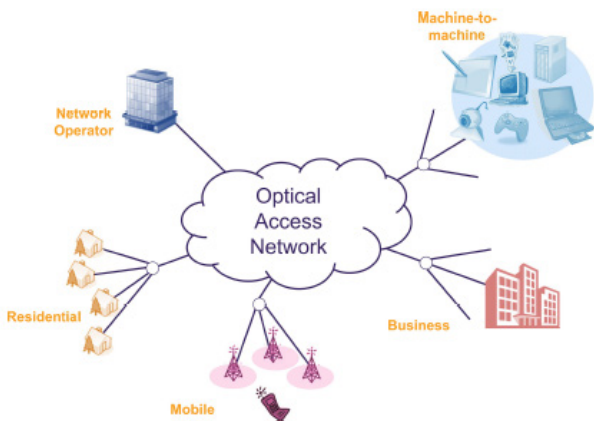


그림 1. 미래 광가입자망

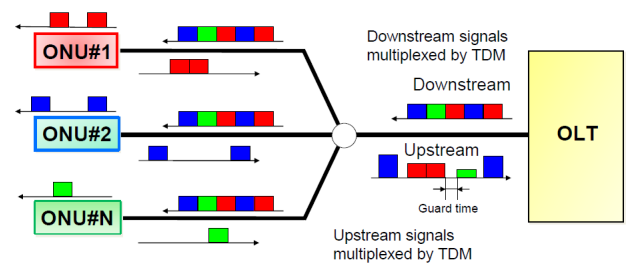


그림 2. TDM-PON의 시분할 다중 액세스

수동형 광가입자망

수동형 광가입자망(PON: Passive Optical Network)은 비용 효율적인 방식으로 많은 사용자에게 광대역 서비스를 제공하기 위해 널리 사용되고 있다. PON은 중앙 오피스에 배치된 OLT(Optical Line Terminal)와

IEEE 표준화 기구는 GE-PON(기가비트 이더넷 PON)와 10G-EPON(10기가비트 이더넷 PON)의 표준화를 완료했으며, 다중점 제어 프로토콜(MPCP: Multi-point Control Protocol)을 통해 점대다중점(P2MP) 형태로 연결된 OLT와 ONU들 사이에 상향 데이터의 효율적 전송을 위한 메커니즘을 제공한다. ITU-T 표준화 기구는 G-PON(기가비트 PON), XG-PON(10기가비트 PON) 및 XGS-PON(10기가비트 대칭 PON)의 표준화를 완료하였다.

NG-PON2 기술 표준화

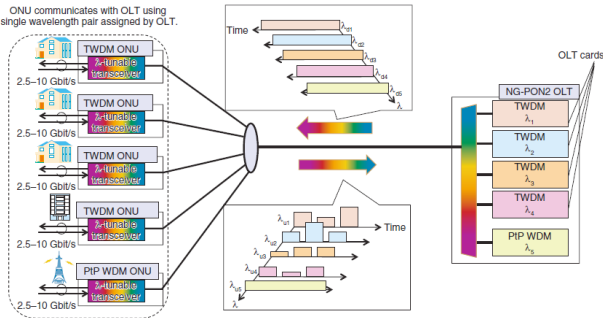


그림 3. NG-PON2 시스템

NG-PON2는 40Gbps급 광액세스 시스템이며, (그림 3)은 NG-PON2 시스템의 구조를 보여준다⁴. 이 시스템의 표준화는 2015년 7월 ITU-T에 의해 완료되었다. 이전 PON 시스템은 주로 주거용 사용자를 위한 광대역 서비스를 제공하지만 NG-PON2 시스템은 비즈니스 및 주거용 사용자를 모두 수용할 것으로 예상되며, 모바일 안테나 서비스까지 수용할 것이다.

NG-PON2의 주요 요구사항은 총 전송용량 40Gbps, 가입자당 1.25Gbps, 전송 거리 40km, 수용 가입자 수 64가입자 이상 수용 등이다. 후보 기술로 TDM-PON, WDM-PON, OFDM-PON 등이 제안되었으며 TWDM-PON(Time and Wavelength Division Multiplexing-PON)이 주요 기술로 채택되었다. NG-PON2는 각 ONU가 ONU에 할당된 파장 채널을 사용하여 OLT와 통신하는 점대점 WDM 오버레이를 지원한다. 상향 및 하향 통신을 위해 4개 또는 8개 멀티플렉싱된 파장을 사용한다. NG-PON2 네트워크에서는 대칭 10Gbps, 2.5Gbps(상향) 및 10Gbps(하향), 대칭 2.5Gbps의 세 가지 회선 속도(파장당)가 있다. 대칭형 10Gbps를 사용할 경우 NG-PON2 시스템은 40Gbps의 대칭 최대 전송 용량을 제공하며, 최대 분할 비와 전송 거리는 각각 1:256과 40km로 지정된다⁵.

NG-PON2 시스템의 주요 기술 중 하나는 ONU에서의 파장 튜닝의 사용이다. In-service ONU 파장 튜닝을 통해 NG-PON2 시스템은 고급 네트워크 기능을 제공할 수 있다. 예를 들어, 동적 파장 할당은 각 파장에 할당된 ONU 수를 조정하여 ONU 트래픽 로드 밸런싱을 제공하고 OLT 카드의 보호 기능을 통해 OLT 카드의 오작동시 ONU의 파장 재할당이 즉시 이루어진다. 국내에서는 ETRI와 산업체를 중심으로 TWDM-PON용 광트랜시버와 MAC 칩셋의 핵심기술을 개발하고 있다.

100G-EPON 기술 표준화

IEEE 표준화기구는 40Gbps 이상의 총 용량을 제공하는 고속 PON 시스템의 기술 개발을 위하여 100Gbps급 이더넷 PON 시스템에 대한 표준화를 진행하고 있다. 2015년 12월에 IEEE는 IEEE 802.3ca

TF(Task Force) 활동을 승인했으며, 2020년까지 100G-EPON 표준을 완성하기위한 작업을 시작했다.

802.3ca TF에서 논의중인 100G-EPON 시스템의 예가 (그림 4)에 나와 있으며 100G-EPON은 NG-PON2와 마찬가지로 WDM 기술을 채택할 것으로 예상된다⁴. 기본 100G-EPON에는 파장당 회선 속도 25Gbps와 다중화된 파장의 최대 수 4개의 파장이 할당 예정이다. 또한, 이전의 PON 시스템에서 사용된 NRZ 변조(non-return-to-zero modulation)가 100G-EPON 송신기에도 적용된다.

최대 전송 용량을 하향 전송의 경우 25Gbps에서 100Gbps로, 상향 전송의 경우 10Gbps에서 100Gbps까지 점진적으로 업그레이드 하려면 100G-EPON 시스템에서 7가지 유형의 ONU가 사용되어야 한다. 7가지 유형은 25/25G-ONU, 50/25G-ONU, 50/50G-ONU, 100/25G-ONU, 100G/50G-ONU 및 100/100G-ONU이다. 또한 IEEE 802.3ca TF는 50G-EPON 및 100G-EPON의 옵션 구성을 연구하기 시작하며, 여기서는 파장당 회선 속도가 50Gbps이고 최대 다중 파장수는 2개이다.

(그림 4)는 100G-EPON 시스템의 구성 및 ONU의 하향 전송속도 업그레이드를 보여준다⁴. ONU의 유형에는 25G-ONU, 50G-ONU 및 100G-ONU의 세 가지 유형이 있다. 각 ONU는 할당된 파장 채널을 사용하여 하향 전송 신호를 수신한다. 여기서, 파장당 회선 속도는 25Gbps이다. 25G-ONU는 λ₁을 수신하고, 50G-ONU는 λ₁ 과 λ₂를 수신하고, 100G-ONU는 모든 파장 채널 λ₁₋₄를 수신한다. 수신된 2개 및 4개의 파장을 채널 분당함으로써 각각 50Gbps 및 100Gbps의 총 용량이 된다.

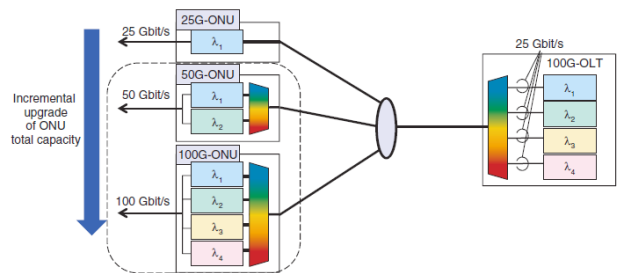


그림 4. 100G-EPON 시스템

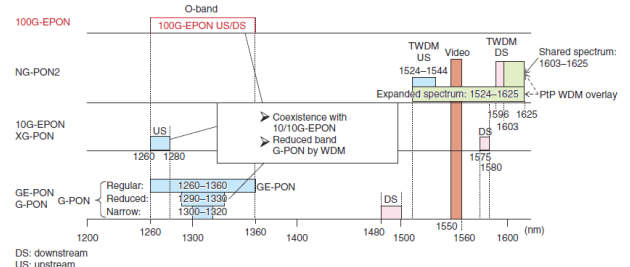


그림 5. 100G-EPON의 파장 할당 계획

IEEE 802.3ca TF에 의해 100G-EPON 파장 할당 계획은 (그림 5)에 나와있다. 신호 대역폭을 증가시키면 광섬유 분산이 훨씬 더 악화되기 때문에 상향 전송 및 하향 전송에 대한 O-대역(1260nm~1360nm, 제로 분산 파장 주변)의 사용은 광섬유 분산에 의한 신호 파형 왜곡을 억제하기 위함이다. 파장 대역은 기존의 1Gbps 및 10Gbps PON 시스템에도 할당되었다. 현재 100G-EPON에 대한 정확한 파장 계획은 IEEE 802.3ca TF에서 아직 연구 중이며, 감소된 파장 대역을 사용하여 10G-EPON 및 G-PON과 공존할 예정이다. 더불어, 물리 계층, ONU 제어 평면 및 전송 컨버전스 계층에 대한 세부 사항을 논의 예정이다⁶.

5G-PON 기술

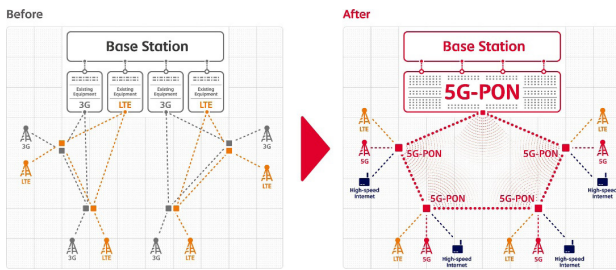


그림 6. 5G-PON 개념도

모바일 망의 데이터 트래픽 폭증으로 인하여, 기지국의 데이터 처리부(DU: Digital Unit)와 무선 송수신부(RU: Remote Unit)가 분리된 기지국 형태의 C-RAN(Cloud-Radio Access Network) 기술이 사용되고 있다². 5G-PON(5G-Passive Optical Network)은 안테나, 중계기 등 건물 단위 기지국(RU)과 동 단위 통합 기지국(DU)을 연결하는 유선 전송망(Fronthaul) 구간에 적용되는 솔루션이다. (그림 6)은 5G-PON 개념도를 보여준다⁷. 5G-PON 솔루션을 적용하면 전송망 하나로 LTE와 초고속 인터넷은 물론 5G까지 서비스 할 수 있어서 5G 상용화 시 별도의 유선망을 구축할 필요가 없다. PON 가입자망이 유선 통합망 서비스에서 모바일 서비스까지 수용하는 형태로 발전하는 모습을 볼 수 있다.

결론

본 고에서는 광가입자망의 역할을 소개하고, 대표적인 기술인 수동형 광가입자망(PON)의 구조를 살펴보았다. 다음으로, 차세대 가입자망 기술인 NG-PON2(40Gbps) 기술과 100G-EPON 기술의 표준화 내용을 소개하였다. 마지막으로, 5G-PON 솔루션을 소개함으로써 PON 가입자망 기술이 유무선 및 모바일 서비스까지 통합하는 멀티 플랫폼 솔루션으로 발전하는 모습을 소개하였다.

참고문헌

- ① D. Nasset, "NG-PON2 Technology and Standards," Journal of Lightwave Technology, Vol. 33, No. 5, pp. 1136-1143, 2015.
- ② 윤지욱, 이한협, 김광준, 권태현, 김선미, "초연결 사회를 위한 광 네트워크 인프라 기술", 전자통신동향분석, 제31권, 제1호, pp 99-110, 2016.
- ③ H. Nakamura, "NG-PON2 Technology," <http://doi.org/10.1364/NFOEC.2013.NTh4F.5>
- ④ R. Koma, J. Kani, K. Asaka, and K. Suzuki, "Standardization Trends for Future High-speed Passive Optical Networks," NTT Technical Review, Vol. 15, No. 10, pp. 1-5, 2017.
- ⑤ ITU-T, <http://www.itu.int/en/ITU-T/>
- ⑥ IEEE P802.3ca 100G-EPON Task Force, <http://www.ieee802.org/3/ca/>
- ⑦ <https://www.globalskt.com/official.php/home/info/2206>

저자정보



최수일 교수

소속
전남대학교 전자컴퓨터공학부
주 연구분야
광통신시스템, 광무선통신, IoT
E-mail sichoi@jnu.ac.kr



Cadence MMSIM 소개

cadence

Cadence Korea

주소 13488 경기도 성남시 분당구, 판교로 334 Mtek IT Tower 9층
 연락처 031-728-3114 웹사이트 www.cadence.com/kr

A. 목적

Simulation

B. 구분

Cadence의 Circuit simulator를 한개의 software에 묶어놓은 Software Package

C. 특성

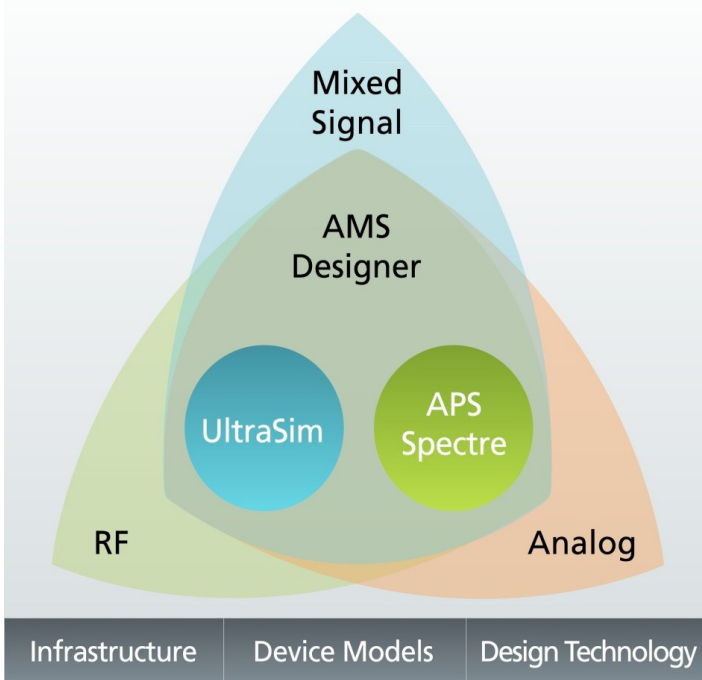
Spectre / SpectreRF / Ultrasim / APS / AMSDesigner로 구성되어 있으며, Analog Design Environment에서 invoke해서 사용 가능함

D. 기능

- Spectre : Spice level accuracy를 제공
- SpectreRF : S-parameter를 이용한 RF simulator
- Ultrasim : Full chip simulation의 capability를 제공
- APS : Spectre와 동등한 정확도를 갖으며 fast simulation을 제공
- AMS Designer : Mixed signal의 simulation을 제공

What's the MMSIM12.1

Virtuoso MMSIM 11.1



Spectre / SpectreRF

- Sign-off block level SPICE simulator
- RF design analysis
- Advanced post-layout verification

UltraSim

- Full-chip, transistor-level verification
- Analog mode with turbo technology

AMS Designer

- Mixed-signal design and verification

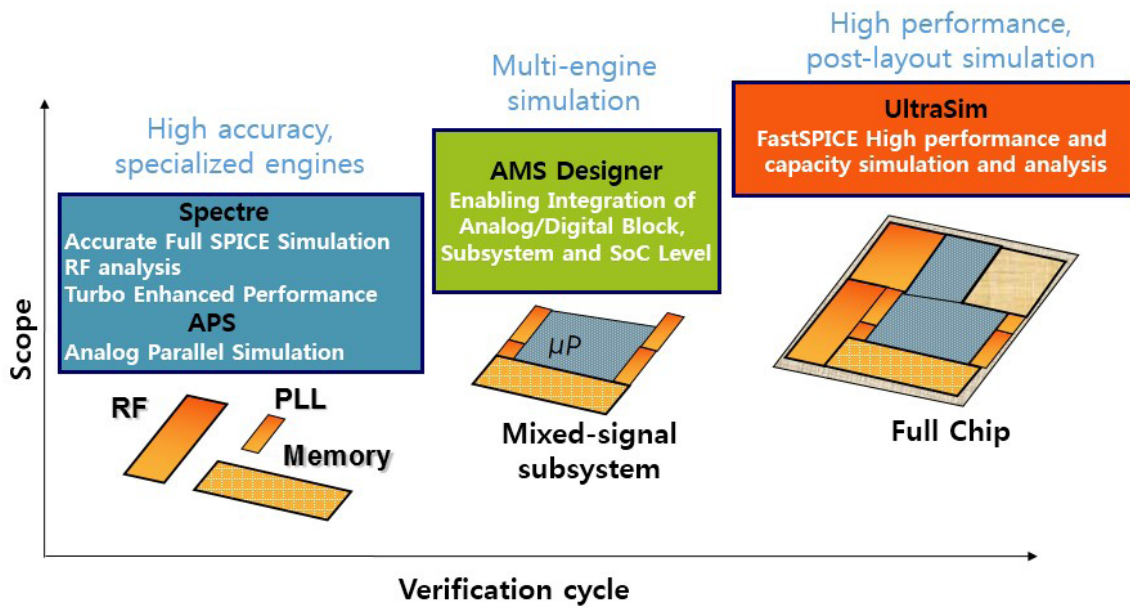
Accelerated Parallel Simulator

- Advanced analog block and subsystem parallel simulation

Supported platform and OS/ System

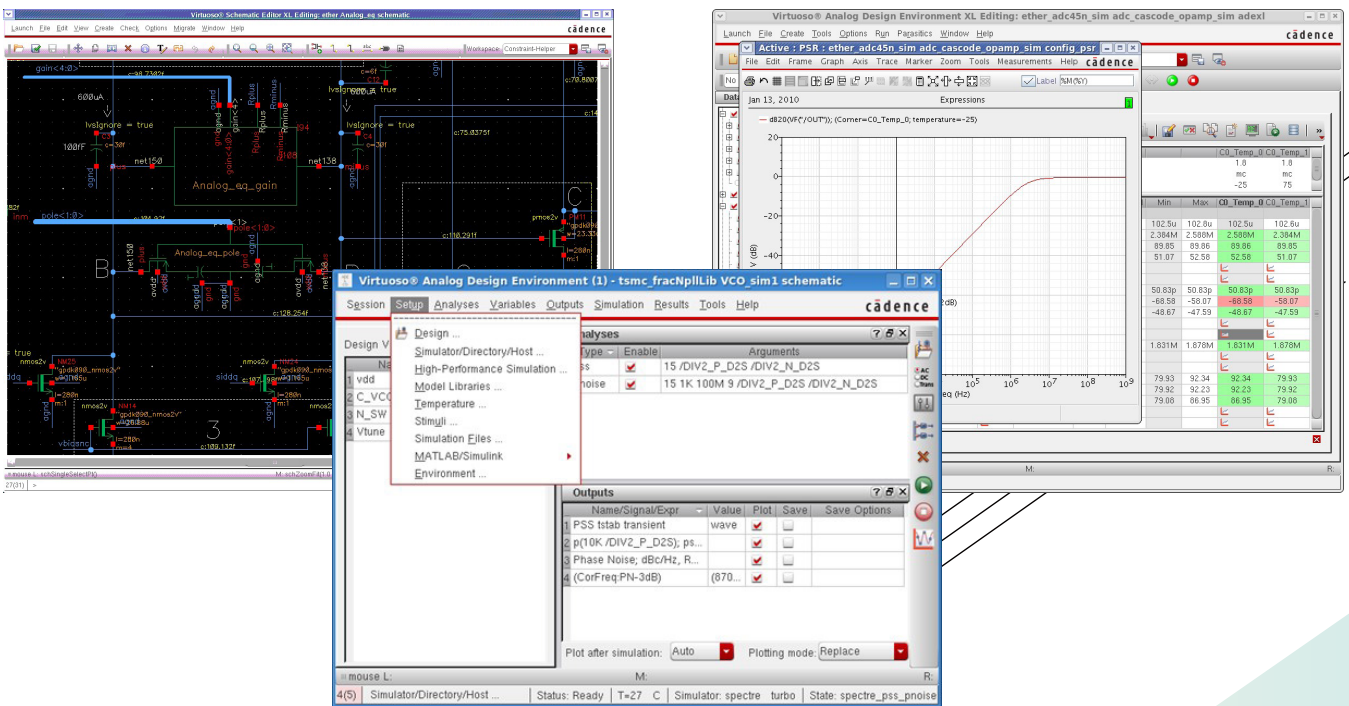
1. SUN Solaris10
2. RHEL5, 6
3. SUSE10, 11
4. AIX6.1

Virtuoso Multi-Mode Simulation Engines Optimized for Each Verification Task



Virtuoso Multimode Simulation(Easy GUI Interface)

Direct Control of Simulation Through ADE



- Integrated into the Virtuoso Analog Design Environment

이상적 블록체인과 현실적 블록체인

(주)글로스퍼
김태원 대표이사



2017년부터 우리에게 블록체인, 그리고 스마트 컨트랙트(스마트 계약, Smart Contract) 등의 단어가 대중적인 단어로 다가오고 있다. 그러나 여타 다른 기술들과는 다르게 블록체인에는 한가지 수식어가 붙어 다닌다. ‘블록체인은 암호화폐다’라는 것이다. 많은 사람들이 블록체인은 오직 암호화폐를 응용한 금융에서만 사용되는 기술로 알고 있기 때문이다. 그러나 점차적으로 블록체인 기술을 높은 수준에서 습득하려는 엔지니어와 기획자들에 의해 블록체인이 금융뿐만 아니라 전 IT 산업에 도입될 수 있음이 인식되고 있다.

우리가 흔히 블록체인을 이해할 때 탈중앙화, 데이터분산처리기술, 합의의사결정, 암호학, 중앙관리의 부재 등의 많은 키워드로 블록체인을 인식하고 있다. 그러나 가장 중요한 것은 각 단어들의 조합, 기술들의 조합이 아닌 블록체인이 전 세계적으로 열풍이 불고 있고, 각 국가들이 얼마나 빠르게 블록체인 산업환경을 만들어 나가고 있는지에 대한 이해가 우선되어야 할 것이다.

그렇다면 블록체인을 어떤 분야에 활용할 수 있을까? 2017년 전까지는 금융권에서 블록체인 기술을 접목시키기 위해 많은 사례들을 만들어 냈다면, 2018년도부터는 헬스케어, 각종 거래 및 증명서류, 서비스, 공공분야, 각 산업응용 등의 4차 산업혁명으로 이어지는 모든 분야에서 블록체인이 표준 프로토콜 또는 표준 데이터 저장방식으로 구축되는 곳이 많아질 것이다. 인터넷이 연결되어 있고 동적으로 데이터가 구성되는 모든 곳에는 블록체인이 접목 가능하다는 것이다.

그렇다면 이토록 블록체인에 열광하는 이유는 무엇일까? 블록체인은 어떤 이념과 사상을 가지고 있는 것일까? 그리고 이 사상을 소프트웨어상에서 가장 최적화 시키는 방법론은 무엇 일지 알아보자.

블록체인은 분산원장과 합의 의사결정을 통해 신뢰라는 프로토콜을 구축력 있게 지속시킬 수 있는 기술이라고 많은 사람들은 이해하고 있다. 신뢰라는 것은 정의의 구현이다. 그렇다면 정의와 도덕적 기준이 무엇인지, 그 기준을 우리가 아닌 중앙화 된 권력에 믿고 맡길 수 있는지에 대해서 다음의 설문조사 사례를 통해 알아보자.

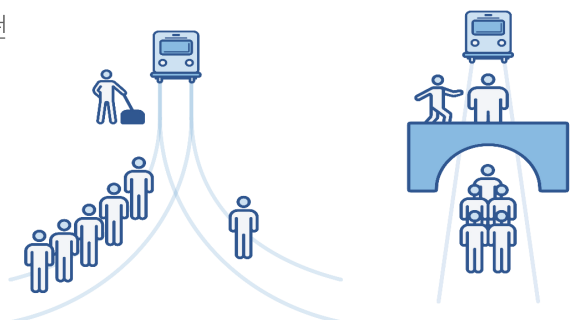


그림 1. 트롤리 딜레마, Trolley Dilemma

같은 장소, 같은 사람에게 설문조사를 실시했다. 먼저 왼쪽의 그림을 보면, 두 갈래의 철로가 있다. 기차가 왼쪽으로 가면 5명의 사상자가 발생하고, 오른쪽으로 가면 1명의 사상자가 발생한다. 80%의 사람들이 레버를 당길 수 있는 기회가 있다면 오른쪽 레버를 당기겠다고 말했다. 5명의 사상자가 발생하는 것 보다는 1명의 사상자를 만드는 것이 도덕적인 행위라고 생각했기 때문이다. 반면, 오른쪽의 그림을 보자. 이번에는 직접적인 행위를 해야 한다. 내가 한 사람을 밀면, 철로의 5명을 살릴 수 있고 밀지 않으면 5명의 사상자가 발생한다. 그런데 이번엔 뜻밖의 결과가 나타났다. 70% 이상의 사람들이 5명의 사상자가 생기는 경우를 택한 것이다. 직접적인 행위를 취하는 것이 도덕적이지 않고, 정의가 아니라고 생각했기 때문이다.

위의 같은 장소, 같은 사람에게 같은 결과에 대한 선택권을 주어도 환경이나 생각에 따라 전혀 다른 결과가 나올 수 있음을 알 수 있다. 다른 예를 한가지 더 보자.

2010년 아이티에서 대지진이 발생했다. 각 국에서는 구호의 손길을 보냈다. 미국 적십자사에서 국민들의 성금 6000억을 모금하였는데, 실제로 아이티에는 집 6채 정도를 지어 준 것이 전부였다는 것이 미국의 Pro Republica 탐사보도 매체의 폭로를 통해 드러났다. 같은 해 대한민국의 비영리기관에서 약 97억의 모금을 했다. 그러나 국정감사를 통해 97억중 약 6억원 정도만이 아이티 대지진을 위해 사용되었으며, 나머지 금액은 모금 단체의 조직 운영비용으로 사용되었다는 것이 드러났다.

이를 통해 중앙화된 권력에 대한 비판이 꼭 금융이나, 권력을 가진 조직뿐만이 아닌 대중들의 선을 이행할 것 같았던 비영리기관마저도 그들의 이익을 위해 대중을 대변해 주지 않고 있는 것을 확인할 수 있었다.

2009년 1월 3일 블록체인 이론에 대한 첫번째 증명작품인 비트코인의 제네시스 블록(Genesis Block)이 탄생하게 되었다. 첫 번째 블록에 사토시 나카모토는 아래와 같은 메시지를 담았다.

“ *The Times 03/Jan/2009 Chancellor on brink of second bailout for banks* ”

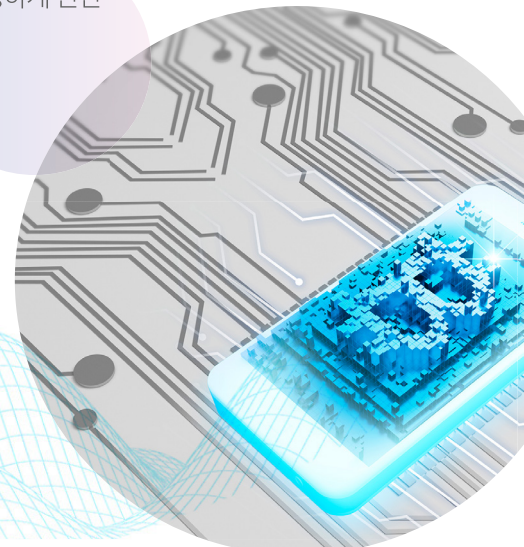
영국의 타임지에 실린 뉴스기사의 타이틀이다. 위 기사 내용은 영국의 재무장관이, 많은 은행이 영업실패로 인한 도산위기에 처하자 구제 금융을 하겠다는 메시지이다. 이제 비트코인(Bitcoin) 탄생을 시작으로 더 이상 거래를 중개하고 안전을 담보한다는 명목의 중앙기관이 존재하지 않아도 된다는 것을 비트코인(Bitcoin)이 증명했다.

결국, 블록체인은 원칙과 기준이 지켜지는 현실세계에서 투명하고 정직한 사회 실현이 가능하다면 현실의 유토피아를 가장 근접하게 활용할 수 있는 사상이자, 구현할 수 있는 소프트웨어라고 할 수 있다.

2018년은 블록체인의 도약의 해로 전세계 많은 정부와 글로벌 기업들이 블록체인 기술개발과 기반 인프라를 만들기 위해 박차를 가하고 있다. 대한민국에서도 기술적 트렌드가 블록체인이라는 것을 반증하듯이 2018년도 과기부 6대 과제가 모두 블록체인으로 선정되었다. 그렇다면 블록체인은 무엇일까? 우리가 블록체인을 설계 및 구축하면서 가장 많이 범할 수 있는 오류 중 하나가 기존의 사토시 나카모토의 블록체인 이론에 갇혀 있다는 것이다. 블록체인, 더 엄격히 말해 탈중앙화 사상과 이론을 중심에 놓고 탈중앙화를 가장 혁신적인 방법으로 풀어낸 것이 사토시 나카모토의 블록체인 기술인 비트코인(Bitcoin), 비탈릭 부테린(Vitalik Buterin)의 이더리움(Ethereum)의 확장 블록체인이라고 생각한다.

블록체인의 발전을 위해서는 개발자들을 블록체인이라는 이론에 가두면 안된다. 탈중앙화 이론과 사상을 바탕으로 최적화된 프로그래밍 하기 위해 현존하는 블록체인 논문들을 참조는 하되 더 창조적인 방법으로 구현하기를 추천한다. 또한 블록체인으로 진입하려는 많은 개발자들이 블록체인 코어를 개발하기 위해 노력하고 있다. 그러나 냉정하게 판단할 필요가 있다.

일반적으로 데이터베이스에도 DBA와 DBO가 있듯이 블록체인 자체를 고도화 시키고 개발하는 영역의 수요보다는 향후, 블록체인 플랫폼을 잘 응용하고 사용하는 수요가 더 많을 것이다. 일반적으로 블록체인을 입문하는 단계에서 먼저 시중에 나와있는 대중적 플랫폼인 이더리움(Ethereum), 하이퍼레저(hyperledger), 멀티체인(multichain) 등의 기존의 플랫폼을 통해 블록체인 응용 DApp(Decentralized Application)을 구성해 보기를 추천한다. 이후에 현업이나 연구에서 한계점을 자연스럽게 느끼고 High-level의 블록체인 개발에 대한 필요를 파악한 후 탈중앙화 프로그래밍으로 코어 기술개발에 들어가는 것이 합리적일 것이다.



분명한 것은 향후에도 블록체인 분야 종사자 보다는 일반적인 IT 분야의 종사자가 월등히 많을 것이며, 이러한 분야에 블록체인은 하나의 새로운 분산 저장 개념 또는 신뢰 프로토콜로 적용될 가능성이 높기때문에 '직접 코어 기술을 개발해야 하는가? 아니면 블록체인 기법을 적용시키길 원하는가?'에 대한 미래 지향적 판단이 필요할 것이다.

블록체인을 실전에 도입하려고 찾아가서 이야기를 들어보면, 그들은 실제로 블록체인을 원하지 않는다. 그렇다면 어떠한 블록체인 시장을 만들어 나가야 할까. 고객들이 원하는 블록체인을 만들어야 한다. 다시 말해, 블록체인 중심에서 솔루션을 설계하려고 해서는 안되고 기존의 문제점에서 솔루션을 찾는 것에 중점을 두어야 한다. 그리고 그 솔루션에 블록체인이 적용 될 수 있는가를 체크해 봐야 한다. 그리고 가장 중요한 것은, 블록체인이 내재화 되어있는 사회에서 살도록 해야 한다는 것이다.

그렇다고 해서 블록체인을 억지로 적용시키는 것은 매우 위험하다. 인공지능과 같은 다른 4차 산업혁명에서 주목받고 있는 기술과 다르게 인터넷과 같이 블록체인은 인프라 기술이기 때문에 투자자들에게 매력도가 떨어지는 것은 사실이다. 일반적으로 인공지능이 무엇이나 물으면, 알파고와 바둑을 두는 모습을 보여주면 된다. 자율주행 자동차가 무엇이나 물으면 운전하고 있는 운전대에서 손을 떼면 된다. 그러나 블록체인이 무엇이나 물으면 이미지로나 행동으로나 보여주기에 어려움이 있다.

그러다 보니, 억지로 블록체인을 적용시켜 마케팅용으로 사용하려는 모습들이 보인다. 예를 들어, 어떤 업체에서는 어플을 다운받는 스토어에 블록체인을 적용 시키겠다고 한다. 그러나, 블록체인이 필요한 부분은 결코 아니다.


글로스퍼의 경우 초기에 다양한 경험과 프로젝트를 수행한 경험이 있다. 이더리움(Ethereum), 하이퍼레저(hyperledger) 등의 다양한 플랫폼을 통해 응용 블록체인을 개발했고, 이를 통해 블록체인 네트워크 구축에 대한 열망이 더 높아졌다. 일반적으로 공공 사업에 블록체인을 적용하기 위해서는 여러가지 검증된 스펙들이 필요하다. 그렇지만 다른 플랫폼을 사용할 경우 우리가 장담할 수 있는 스펙이 아닌 그들이 말하는 스펙을 제안서에 넣을 수 밖에 없기 때문에 상당히 불안정한 요소도 존재한다.

우리는 이런 장애 요소를 극복하고 실증 비즈니스를 위해 개발팀을 두개의 팀으로 분리했다. 블록체인 코어 개발팀, 비즈니스 개발팀으로 분리된 두 개의 팀은 하이콘(HYCON) 네트워크라는 우리의 블록체인 네트워크를 개발하기 위해 박차를 가하고 있으며, 하이콘(HYCON)에서는 스펙터 알고리즘(Spectre Algorithm)과 DAG를 이용한 가장 빠른 블록체인을 구성하여 마지막 작업을 하고 있다.

그리고 블록체인 비즈니스 팀은 회사의 실제적인 유통유 역할을 하며 하이퍼레저(hyperledger), 이더리움(Ethereum), 코다(corda) 등의 여러가지 프로젝트에 최적화된 플랫폼을 사용하여 실제적인 블록체인 응용 개발에 투입되고 있다.

위에도 언급했듯, 전세계는 블록체인에 열광하고 있다. 그리고 세계가 원하는 블록체인의 방향은 퍼블릭 블록체인이다. 그러나 대한민국에서 블록체인을 구축하려면 현재로서는 프라이빗 블록체인을 구성해야 한다. 그 이유는, 기술적 한계뿐만이 아닌 법적인 제한이 존재하기 때문이다. 퍼블릭 블록체인을 구성하려면, 개인정보를 필요로 하는데 이는 대한민국의 법적 규정에 어긋난다는 것이다.

세계경제포럼(WEF)은 2025년의 GDP의 10%는 블록체인이 차지할 것이라고 말한다. 그러나 지금과 같은 현실에서 방법을 찾지 못한다면, 2025년에 대한민국은 블록체인의 종속국이 될 것이며, 10%에 대한민국의 자리는 없을 것이다.

지금은 인터넷이 '정보의 바다'라고 표현하면 모두가 이해할 수 있지만, 30년 전에는 아무도 동의하지 못했다. 현재의 블록체인이 그렇다고 볼 수 있다. 그러나 블록체인은 인터넷이 공급되었던 것보다 빠른 속도로 확산될 것이다. 인터넷이 사람 간의 소통을 온라인이라는 새로운 공간을 통해 가능하게 해줬다면 블록체인은 소통이 가능한 하나의 신뢰 프로토콜 영역으로 자리 잡을 것이다. 블록체인을 통해 미래는 변화할 것이다. 다음 세대에게 유토피아를 선물 해 줄 수 있을 것이라고 확신한다. 우리는 블록체인의 대한 심도 있는 고찰과, 긍정적으로 다가올 미래를 기다려야 할 것이다. 



김태원 대표이사

소속 글로스퍼 주 연구분야 IT, Blockchain

E-mail won@glosfer.com Homepage www.glosfer.com

김태원 대표는 대한민국 1세대 블록체인 전문기업 글로스퍼의 CEO 및 CTO이다. 유년시절부터 프로그래밍과 해킹에 많은 관심을 가졌으며, 동국대학교 컴퓨터공학을 전공했다. 학부 졸업 후, 한국신용평가정보에 재직 중 2012년 블록체인 산업에 대한 가능성을 인지하고 글로스퍼를 창업했다. 공공기관과 많은 기업의 SI 사업을 수행하고 다양한 개발 언어와 DBMS를 경험했다. 2015년 대한민국의 3번째 비트코인 거래소 '비트웨어'를 설립하고, 같은 해 7월 대한민국 최초 암호화 화폐 활용 국제 송금 상용화에 성공했다. 2017년 기준 더불어민주당 집단지성센터 블록체인 위원회 위원으로 활동 중이며, 한국블록체인산업진흥협회 준비위원장, 임시 의장 역임 후 부회장으로 활동 중이다.

