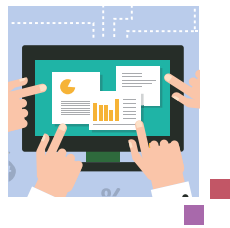


# IDEC newsletter

Vol. 233 November 2016



## IDEC 논단

미래 가치를 결정하게 될 '공유경제' 시스템  
제조업 4.0과 IDEC

## 특집기사

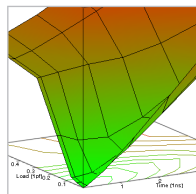
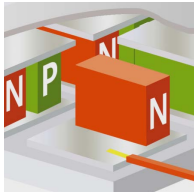
버려지는 자원도 다시보자  
열전발전시스템 기술 동향 - 폐열을 신에너지원으로

## 기획칼럼

Silvaco사 AccuCell

## 신진연구자

호기심이 이끈 집적회로 설계의 길 지동우 교수, 아주대학교



반도체설계교육센터  
IC DESIGN EDUCATION CENTER

## 2016년 MPW 모집안내 진행현황

- 2016년 MPW 설계팀 모집 완료 : 총 294팀 설계 참여
- 공정별 지원내역

공정	회차구분 (공정_년도순서)	참여팀수/ 제작칩수	우선모집 (마감일)	정규모집 (마감일)	DB마감 (Tape-out)	Die-out	비고
삼성 65nm	S65-1601	36 / 40		2016.02.01	2016.08.01	2017.02.14	제작중
	S65-1602	34 / 40		2016.04.18	2016.10.17	2017.05.02	DB검토중
	S65-1603	40 / 40	2016.04.18	2016.06.20	2017.01.16	2017.07.31	설계중
MS 180nm	MS180-1601	29 / 25		2016.01.18	2016.03.21	2016.08.22	제작완료
	MS180-1602	29 / 25		2016.02.01	2016.05.16	2016.10.17	제작완료
	MS180-1603	25 / 25		2016.03.07	2016.07.18	2016.12.19	칩제작중
	MS180-1604	25 / 25	2016.02.01	2016.04.04	2016.09.19	2017.02.20	칩제작중
	MS180-1605	32 / 25	2016.04.04	2016.06.07	2016.12.05	2017.05.08	칩제작중
MS 350nm	MS350-1601	20 / 20		2016.02.01	2016.06.13	2016.10.04	제작완료
	MS350-1602	24 / 20	2016.05.02	2016.07.04	2017.01.16	2017.05.08	설계중

- 일정은 사정에 따라 다소 변경될 수 있음.
- 용어설명 : MS - 매그나칩/SK하이닉스
- 회차표기 : 공정코드-년도 모집순서 (예시) 삼성 65nm 2016 1회차 : S65-1601)
- 모집 기간 : 모집 마감일로부터 2주 전부터 접수
- Package 제작은 Die out 이후 1개월 소요됨.
- 내용 기준 : 2016.10.18. (화)



문의처 | yslee@idec.or.kr, 042-350-4428

- 2017년 MPW 진행 일정 : 2016년 12월말 안내 예정

## 제24회 한국반도체학술대회 Chip Design Contest (CDC) 안내

- 시간 및 장소 : 2월 14일 (화), 홍천 비발디파크
- 논문 초록 제출 : ~~10월 21일 (금)~~ → 11월 4일 (금)으로 연장되었습니다.
- 초록 채택 통보 : 12월 9일 (금)
  - 일정은 사정에 따라 변경될 수 있습니다.
- 이번 24회부터 CDC가 KCS의 정식 분과로 편입됨에 따라 변동사항이 발생하여 안내 드리니, 아래 내용을 확인하시어 준비에 착오 없으시길 바랍니다.

구분	시간	장소
논문 양식	IDEC 양식	KCS 양식
논문 외 제출	허용함	허용하지 않음

\* 논문 제출은 기존과 동일한 방식으로 IDEC 홈페이지에서 이루어집니다.

\* 나머지 자세한 사항은 IDEC 홈페이지를 참고 부탁드립니다.



김하늘 | kimsky1230@idec.or.kr, 042-350-8535

수강을 원하는 분은

IDEC 홈페이지 (www.idec.or.kr) 를 방문하여 신청하시기 바랍니다.

강좌 일정

센터명	강의일자	강의 제목	분류
본센터	11월 18일	Design of ESD Protection Circuits, Do It Yourself	설계강좌
한양대	11월 2일	Advanced Design Technology for Future Mobile	설계강좌
	11월 18일	기능 안전을 고려한 자동차용 SoC 설계 방법론 및 툴 동향	설계강좌
성균관대	11월 17일	기업의 인재상 & 사물인터넷 (IoT) 기술	세미나



본센터

11/18

**강좌제목** Design of ESD Protection Circuits, Do It Yourself

**강사** 전정훈 교수 (성균관대학교)

**강좌개요**

- ESD Basics (ESD Models & Standards, ESD Protection Schemes)
- ESD Rules (DRC & ERC)
- On-Chip ESD Challenges
- ESD Protection Examples
- 고속 인터페이스 회로, RF 회로용 ESD 보호회로
- ESD 검증 및 시뮬레이션 기법

**수강대상** 학부 4학년, 대학원생, 회로설계 업무 종사자

**강의수준** 초급 **강의형태** 이론+실습

**사전지식·선수과목** 전자회로

문의 | KAIST IDEC 김영지 (042-350-8536, yjkim@idec.or.kr)

11/18

**강좌제목** 기능 안전을 고려한 자동차용 SoC 설계 방법론 및 툴 동향

**강사** 공정택 교수 (성균관대학교)

**강좌개요**

일반적인 SoC (System on Chip) 설계 방법론을 정리하고, 자동차용 SoC 설계 방법론과 비교한다. 특히, 자동차 기능 안전 표준인 ISO 26262와 관련된 방법론 및 툴을 소개한다. SoC 설계 툴을 제공하는 주요 EDA 회사 및 자동차용 반도체 회사들의 solution들과 기타 회사들의 ISO 26262 지원 툴들을 소개한다. 마지막으로 기능 안전을 고려한 자동차용 SoC 설계 방법론 및 툴 동향과 대응 방안을 논한다.

**수강대상** 일반인, 학생

**강의수준** 초급 **강의형태** 이론

**사전지식·선수과목** 없음

문의 | 한양대 IDEC 오경주 (031-400-4079, ipc@hanyang.ac.kr)



한양대

11/2

**강좌제목** Advanced Design Technology for Future Mobile

**강사** 원효식 마스터 (삼성전자)

**강좌개요**

In this lecture, representative low power / high performance design techniques which have enabled mobile SOC will be presented including the fundamentals behind the techniques. Furthermore, successful technology organization requires both technical and human engineering. A business strategy of how to systematically bring revolutionary ideas into products will be presented with low power techniques as examples. This will be followed by a glimpse into upcoming challenges from novel transistors such as finFET and new direction in the design. We will also share how Samsung is preparing for those challenges with new design methodologies

**수강대상** 학생, 일반인

**강의수준** 초급 **강의형태** 이론

**사전지식·선수과목** 없음



성균관대

11/17

**강좌제목** 기업의 인재상 & 사물인터넷(IoT) 기술

**강사** 김용석 교수 (성균관대학교)

**강좌개요**

- 기업이 원하는 인재상을 강사의 삼성전자 근무 시절의 이야기를 통해 전달하며 기업에서 필요로 하는 능력을 10가지로 요약하며, 기업에서 원하는 자기소개서 작성요령을 전달한다.
- 사물인터넷 (IoT) 기술의 응용사례를 통해 SW의 중요성, IT 융합에 대한 이야기를 전달한다.

**수강대상** 학부생, 대학원생

**강의수준** 초급 **강의형태** 이론

**사전지식·선수과목** 없음

문의 | 성균관대 IDEC 김한나 (031-299-4628, mother@skku.edu)

# 제조업 4.0과 IDEC



**박영준** 교수  
서울대학교 전기정보공학부

최근 제조업 4.0이 화두가 되고 있다. 인터넷을 기반으로 광범위하게 채택되고 있는 IoT로부터 나오는 센서 데이터를 이용하여 제조업을 혁신하자는 아이디어이다. 특히 빅데이터 기술, 그리고 인공지능을 사용하여 시장을 읽고 디자인, 제조, 택배에 대응함으로써 재고를 줄이고 빠르게 시장 수요에 대응한다는 전략이다. 미래 트렌드인 클린 에너지와 맞물려서 제조업 4.0이 제조업의 경쟁력을 결정할 것이다. 전기 자동차가 예상보다 빠르게 시장에 침투하고 있다. 전기 자동차의 디자인, 제조가 모듈 생산으로 변하여 작은 조립 라인으로도 시장에 대응할 수 있고, 심지어 개인이 전기 자동차를 조립하여 사용하려고도 할 것이다. 쉬운 PC 조립이 컴퓨터 시장을 변화시킨 과거를 연상시킨다.

제조업 4.0의 트렌드를 결정하는 중요 요인으로서 '공유경제'가 있다. 최근 회사나 기술의 가치를 결정하는 핵심이기도 하다. 자동차를 공유하는 우버, 주거 공간을 공유하는 에어비엔비 뿐만 아니라, 도심의 주차 공간을 공유하는 비즈니스가 가치를 더하고 있다. 이러한 트렌드에는 모바일 기술과 빅데이터 기술, 그리고 인공지능 기술이 뒷받침하고 있는 것은 물론이다. 이제 공유경제가 시장을 결정하고, 디자인과 제조업을 결정하는 시대가 오고 있는 것이다. 이에 대한 중간 결론을 다음과 같이 낼 수 있다. 회사나 사회, 그리고 국가의 가치는 얼마나 '공유경제'를 실현하는 시스템을 가지고 있는가에 결정된다고 할 수 있다는 점이다.

이러한 관점에서 한국으로 눈을 돌려보자. 한국은 높은 인구 밀집 환경을 가지고 있고 강한 IT 인프라를 구축하고 있다. 또한 GDP 대비 연구 개발비가 세계 3~4위를 차지하고 있을 만큼 연구 개발에 많은 예산을 투입하고 있다. 따라서 국가 R&D에 공유경제 개념을 도입하는 것이 연구 개발의 효율성뿐만 아니라, 국가 전반의 가치를 올리는데 중요한 수단이 될 것이라는 점을 알 수 있다. 사실, 한국은 국가 연구 개발 사업에 공유경제를 도입해서 성공한 경험을 가지고 있다. 바로 IDEC(KAIST 반도체설계교육센터) 사업이 그것이다. 반도체 설계자가 각자 칩을 제작하는 대신, 웨이퍼를 공유하는 시스템을 도입함으로써 개인이 필요한 10억 이상의 제작비를 1억 이하로 낮추는 방법이다. 또한 비싼 설계 소프트웨어를 공유함으로써 쉽게 설계를 할 수 있게 된 것이다. IDEC 사업이 한국 대학의 설계 능력을 일류화 시키는 데 일등 공신임은 말할 필요도 없다. 이러한 사업은 미국, 일본도 도입해서 운영하려고 노력했으나, 한국의 IDEC 사업만큼 성공적이지 못했다. 정부나 한국의 반도체 회사의 꾸준한 지원뿐만 아니라, IDEC 경영진과 같은 헌신적이고도 높은 수준의 프로 서비스 정신이 지속적으로 유입되지 못했기 때문이다. IDEC이야말로 미래의 트렌드인 공유경제를 통해서 가치를 올린 대표적인 모델인 셈이다. 반도체 칩을 암 진단에 이용하는 연구를 하는 필자 역시 IDEC의 도움을 많이 받았다.

이러한 경험을 한 단계 더 발전시켜 보자. 한국의 R&D 전반에 IDEC 노하우를 도입하면 어떨까. 필자는 대형 병원 IDEC를 제안한다. 대형 병원은 치료로부터 빠르게 진단하고 예방하는 센터로 전환되고 있다. 치료보다는 빠른 진단이 의료 비용 절감에 끼치는 영향이 크기 때문이다. 한편, 새로운 진단기기 개발자는 기기 개발 이후 실제 병원 적용에 필요한 비용과 시간을 견디지 못하고 중도 하차하는 경우가 대부분이다. 대형 병원에서 매일 진단에 사용하고 버려지는 혈액이나 부검물을 공유해서 새롭게 개발되는 소형 진단기기에 적용하는 개념을 도입하자. 현재 표준으로 사용하는 진단기기(보통 비싸고 대형이다)의 데이터와 미래의 소형 진단기기의 데이터를 자동으로 비교하는 데이터 센터의 기능을 하게 하는 것이다. 더 나아가 환자에 적용하는 빅데이터를 자동으로 생산함으로써, 바이오 마커를 자동으로 찾아내는 핵심 역할을 할 수 있을 것이다. 이러한 공유경제 도입은 한국의 진단기기 개발 연구를 빠르게 세계 일류화 할 것이며, 동시에 대형 병원의 가치를 올릴 것이다.

한국의 연구 개발 결과가 투입보다 작다는 비판이 일고 있다. 대학과 국책 연구소의 연구 개발 프로세스에서는 공유경제 개념을 찾아보기 힘들다. 연구 개발 장비뿐만 아니라 연구 개발 결과의 노하우, 그리고 소프트웨어가 개발 프로젝트 종료 시점부터 사라지는 경우가 대부분이다. 국가 연구 개발 사업에 IDEC의 공유 개념을 적용하자. 반도체 설계 기술을 단박에 일류를 만들었지만, 다른 연구 개발 영역에서 공유경제를 도입하여 연구 성과를 일류로 만들 때이다.

# 열전발전시스템 기술동향

## 폐열을 에너지원으로

김기현 박사, 백창기 교수 | 포항공과대학교

스마트 기기 및 무선통신의 비약적 발전으로 불과 몇 년 사이 인간의 삶은 획기적으로 변화했지만, 전 세계적으로 지구온난화와 화석에너지 고갈이라는 문제로 고통받고 있다. 미국국립과학술원보에 따르면 지구 온난화의 주요 원인이 인간이 배출한 온실가스라는 사실에 세계 기후 과학자의 98%가 동의했으며, 기후변화에 적절히 대응하지 못할 경우 그 피해가 매년 전 세계 GDP의 20%에 이를 것으로 전망되고 있다. 전 세계는 지구온난화 등 기후 변화에 대응하기 위해 1992년 유엔기후변화협약, 1997년 교토의정서, 그리고 2015년 12월 12일 파리협약 등을 통해 장기간 수많은 노력을 기울여왔다. 최근 체결된 파리협약은 신기후체제의 근간이 되는 협약으로 기존의 선진국 위주의 탄소배출 감축의무를 모든 국가로 확대 적용하고 신에너지 산업을 촉진시키도록 규정하고 있다. 이에 따라 미국 등 모든 선진국들은 자국 경제여건 등을 고려한 온실가스 감축 목표를 제시하고 이를 달성하기 위한 정책을 시행하고 있다(그림 1). 따라서 전 세계적으로 에너지 절약기술과 함께 대체에너지 기술에 대한 중요성이 크게 부각되고 있는 실정이다. 우리나라도 2030년 온실가스 배출전망치(BAU) 대비 37% 감축목표를 확정하고 에너지 신산업 시장 및 온실가스 감축 기술 개발을 적극적으로 지원한다는 계획을 발표했다. 현재 자동차 연료 중 15%만이 운전 및 냉난방용으로 사용되고 나머지 85%는 버려지고 있으며 산업현장에서 사용되는 에너지 중 50% 가량이 버려지고 있어, 버려지는 열을 재활용하여 전기를 생산하는 열전발전(Thermoelectric Generation) 기술이 주목받고 있다. 본 칼럼에서는 열전발전 기술의 핵심인 열전소재의 기술동향을 살펴보고자 한다.

국가	온실가스배출량	주요 내용	감축목표(2030)
 중국	세계 1위	<ul style="list-style-type: none"> <li>제 12차 5개년 발전계획('11~'15)</li> <li>기후변화 대응을 위한 국가계획('13~'20)</li> <li><b>재생에너지 사용 확대</b></li> <li>원단위 배출량 감축</li> <li>에너지 믹스 변화</li> </ul>	60~65% (2005년대비)
 미국	세계 2위	<ul style="list-style-type: none"> <li>기후행동계획('09~)</li> <li>청정발전계획('14~)</li> <li>에너지효율 개선</li> <li><b>재생에너지 사용 확대</b></li> <li>신규 천연가스 복합발전소 건설</li> <li>에너지 저장기술 개발</li> </ul>	30% (2005년대비)
 EU	세계 3위	<ul style="list-style-type: none"> <li>2020 기후·에너지 패키지('09~)</li> <li>2050 저탄소 경계를 위한 로드맵('11~)</li> <li>기후 및 에너지 정책을 위한 2030 프레임워크('14~)</li> <li><b>재생에너지 사용 확대</b></li> <li>에너지효율 개선</li> <li>배출권거래제 시행</li> </ul>	40% (1990년대비)
 일본	세계 6위	<ul style="list-style-type: none"> <li>도쿄배출권거래제도('10~)</li> <li>지구온난화대책세('12~)</li> <li>신재생에너지 발전차액지원제도('11~)</li> <li><b>신재생에너지 보급 확대</b></li> <li>원자력발전소의 재가동</li> </ul>	26% (2013년대비)

그림 1. 주요 국가별 온실가스 배출량 및 감축목표

## 열전소자 기술개발 동향

### A. 열전소자 시장 동향

열전소자는 재료의 양단에 온도차가 존재하면 기전력이 발생하는 현상 (Seebeck Effect)을 이용하는 소자로서, 열에너지를 전기에너지로 직접 변환할 수 있어 에너지 절감이라는 시대적 요구에 가장 잘 부합하는 소자이다(그림 2). 또한 열전소자는 전기에너지를 열에너지로 직접 변환 (Peltier Effect) 할 수 있어 냉각소자로도 사용될 수 있다. Seebeck 효과는 1821년 Thomas Seebeck에 의해 발견되었으며, Seebeck은 비스무스(Bismuth)와 구리를 연결하고 그 안에 나침반을 배치한 후 비스무스의 한쪽 끝을 가열하였을 때 나침반의 방향이 변화하는 것을 관찰하고 비스무스 양단의 온도차이로 인해 전류가 생성되는 현상을 규명함으로써 발견되었다. 열전발전을 위해 사용하는 열전모듈은 그림 2의 왼쪽과 같이 복수개의 p형·n형 열전재료를 전기적으로는 직렬로, 열적으로는 병렬로 연결하여 제작한다. 열전모듈의 한쪽 전극접합부를 고온으로 유지하고 다른 한쪽의 전극접합부를 저온으로 유지하면, n형 재료에서는 고온영역의 전자가 저온영역으로 이동하고 고온부의 전위가 높아진다. 또 p형 재료에서는 정공이 고온영역에서 저온영역으로 이동하여 저온부의 전위가 높아진다. 따라서 p-n 소자 사이에 기전력이 발생하여 전류가 흐르게 된다. 열과 전기의 흐름은 고온부 세라믹 기판→고온부 전극→열전재료→저온부 전극→저온부 세라믹 기판을 통해 이루어지므로 열전모듈의 구성에서 세라믹 기판/전극 접합 부분은 전기 전도도가 낮고 열전도도가 높아야 하며, 전극/열전재료 접합 부분은 전기 전도도가 높고 열전도도가 높아야 한다. 열전소자는 온도차이만으로 발전이 가능하고 가동부분 또는 구동부분이 따로 필요하지 않아 구조가 간단하다는 장점을 가지고 있다. 이 외에도 소자의 수명이 길고 태양열, 지열, 엔진폐열, 공장폐열 등 열원이 존재하는 모든 곳에서 사용이 가능하다.

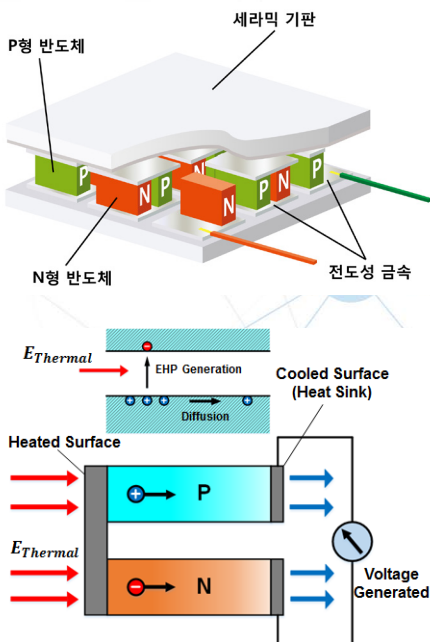


그림 2. 열전모듈의 개념 및 기전력 생성 원리

열전소자가 발전분야에서 최초로 활용된 분야는 우주항공분야여서 미국 NASA는 방사성동위원소를 이용한 열전발전기를 개발하여 무인 탐사선 Voyager 1&2에 적용했고, 현재 우주에서 30년 이상 안정적으로 전기를 공급하고 있다. 최근 들어서는 우주항공 이외에도 산업, 자동차, 바이오, 전자분야 등 다양한 분야에서도 열전소자를 활용하기 위해 전 세계적으로 활발히 연구가 진행되고 있는 실정이다. 2010년 IDTechEX 보고서에 따르면 열전소자 분야의 시장규모는 2018년 2억 7,400만 달러로 예측되고 연평균 성장률 37.1%로 빠르게 성장하여, 2022년에는 7억 4,600만 달러에 이를 것으로 예측되고 있다(표 1). 용도 별로는 그림 3에서 볼 수 있듯 무선센서네트워크(WSN)용 열전소자 시장이 전체 시장에서 가장 큰 비중을 차지하고 있고 2018년 1억 800만 달러에서 2020년 2억 1,300만 달러, 2022년 3억 600만 달러로 증가하면서 연평균 139.2%로 고성장할 것으로 예측되고 있다. 무선센서네트워크 외에 2022년 두 번째로 큰 시장을 형성할 것으로 기대되는 분야는 기타 산업용 열전소자 시장이다. 기타 산업용 시장은 2018년 6,200만 달러에서 2020년 1억 3,400만 달러, 2022년 1억 9800만 달러로 연평균 69.7%로 성장할 전망이다. 기타 산업용 시장이 주목받고 있는 이유는 신기후체제에서 전 세계국가가 지켜야 하는 온실가스 감축 의무에서 기인한다고 볼 수 있다. 산업용 열전소자는 산업 쓰레기의 주역이었던 폐열들을 보물 같은 에너지원으로 변환할 수 있어서 최대 전기 소비업체인 제철소와 석유화학 공장들이 큰 관심을 가지고 있다. 제철소를 예로 들면 철강공정에 사용되는 에너지 중 48.7%만이 실제로 공정에 활용되고 7.8%는 폐열을 온수로 재생산해 지역난방용으로 공급하는데 사용되고 있다. 나머지 43.5%의 많은 양의 에너지가 이용되지 못하는 폐열로 방출되고 있다.

표 1. 연도별 열전소자 시장 및 2022년 열전소자 분야별 시장규모 (출처 : IDTechEx 2012)

구분	2017	2018	2019	2020	2021	2022(단위: 백만 달러)	CAGR
무선센서네트워크 (WSN)	66	108	156	213	259	306	139.2%
군사·우주	45	49	53	58	61	64	7.9%
기타 산업용	35	62	100	134	167	198	69.7%
헬스케어	7	10	15	22	28	33	78.6%
기타 소비자용	19	34	56	78	99	125	139.7%
기타 비소비자용	9	11	13.5	16	18	20	44.6%
합계	181	274	393.5	521	632	746	37.1%

### B. 열전재료의 성능지수 및 열전재료 개발동향

열전소자의 열전효과(열→전기)에 대한 성능을 정량적인 척도로 논하기 위해서는 가장 기초적인 물리량인 Seebeck 계수와 Z(Figure of Merit)에 대해 알아야 한다. Seebeck 계수( $\alpha$ )는 소자 양단의 단위 온도차에서 유도되는 전압을 의미하고 다음과 같이 정의된다.

$$\alpha = \frac{\Delta V}{\Delta T} \quad (1)$$

일반적으로 금속 물질은 ~수  $\mu\text{V/K}$ 의 아주 작은 Seebeck 계수 값을 가지며, 반도체 물질은 금속 물질보다 큰 ~수백  $\mu\text{V/K}$ 의 Seebeck 계수 값을 가진다. Seebeck 계수가 큰 값을 가지는 재료일수록 온도차에 따른 기전력이 커지므로 좋은 열전재료라고 할 수 있다. 열전소자의 특성을 평가하는 지표로는 성능지수 Z 값이 사용되며 이는 열전재료의 Seebeck 계수, 전기전도도( $\sigma$ ), 열전도도( $k$ )에 따라 아래식과 같이 표현된다.

$$Z = \frac{\alpha^2 \sigma}{k} \quad (2)$$

열전소자의 높은 열전효과를 위해서는 위의 수식에서 열전소자의 성능 지표인 Z가 클수록 좋다. 열전재료가 높은 Z를 가지기 위해서는 Seebeck 계수와 전기전도도는 높아야 하며 열전도도는 낮아야 한다. 그러나 대부분의 재료는 열전도도가 낮으면 전기전도도가 감소하는 상호의존적 관계를 나타낸다. 이는 열전도도가 격자의 진동에 의한 영향보다 자유 전자에 의한 영향이 우선하기 때문이다. 따라서 상반되는 특성을 만족시킬 수 있는 물성제어가 재료설계에 필수적이다. 실용적으로 열전소자를 적용하기 위해서는 무차원 성능 지수인 ZT값을 참고해야 하며, 여기서 T는 온도를 의미하며 단위는 K이다. 대부분의 재료는 온도가 높아짐에 따라 ZT가 증가하다가 최대치를 보인 후 서서히 저하하는 경향을 나타낸다(그림 3). 따라서 열전재료마다 고유의 온도의존성을 가지며 ZT값의 최대치가 나타나는 온도도 각기 다르므로, 이용대상의 열원 온도 영역에 따라 열전재료를 선택할 필요가 있다. 현재 주로 상용화되어 사용되고 있는 대표적인 열전재료인  $\text{Bi}_2\text{Te}_3$ 와  $\text{PbTe}$ 를 예로 들 경우, 그림 3에서 알 수 있듯 BiTe계 물질은 300K에서 높은 ZT값을 보이며 그 이상의 온도에서는 ZT값이 점점 낮아지며 PbTe는 450K 이상에서 BiTe계 물질보다 우수한 ZT값을 보인다. 따라서 450K 이하의 온도에서는  $\text{Bi}_2\text{Te}_3$  기반 열전소자를 활용하는 것이 적합하고, 450K 이상의 온도에서는 PbTe 기반 열전소자를 활용하는 것이 유리하다. BiTe계 화합물은 일반적으로 가장 많이 사용되는 열전재료로서 300K 이하의 온도 영역에서 열전 성능이 가장 우수하며, PbTe계 화합물은 850K 이하의 중온 영역에서 사용하는 열전재료로서 우주용 보조전원을 위한 시스템의 핵심재료로 사용되고 있다. SiGe계 열전재료는 500-1000K 온도 범위에서 사용되는 안정한 합금으로 1970년대 중반부터 인공위성을 위한 전원장치에 이용

되어 왔다. Voyager 1호와 2호에 탑재된 열전발전기는 25년 이상 가동됨으로써 SiGe계 열전재료의 높은 신뢰성을 입증하고 있다.

열전재료의 세계적인 연구 개발 동향을 살펴보면 무차원 성능지수 ZT 값이 1인  $\text{Bi}_2\text{Te}_3$  재료가 1950년대 후반에 개발된 이래 PbTe 등의 비산 화물계 합금이나 금속간 화합물이 열전재료로 활용되어 왔으나, 1990년대 후반부터 산화물계( $\text{Bi}_2\text{Sr}_2\text{Co}_2\text{O}_y$ ,  $\text{Ca}_3\text{Co}_4\text{O}_9$  등)와 나노구조로 조직을 제어한 재료(Bi, Te, Sb, Ag계 등)를 사용하여  $ZT > 1.2$ 를 달성한 열전 재료가 보고되어 왔다. 이후 열전재료의 고성능화를 위해서 새로운 물질계를 개발하는 것과 나노구조를 이용한 고성능 열전특성을 발현하는 방향으로 연구가 진행되어 왔다. 최근 들어 열전발전용으로 내열성이 우수하고 ZT가 1이 넘는 Skutterudite 화합물( $\text{CeFe}_4\text{CoSb}_{12}$  등), Calthrate 화합물( $\text{Ba}_8\text{Si}_{46}$ ), Half-Heusler 화합물( $\text{Zr}$ ,  $\text{Hf}$ ,  $\text{Ti}$ )NiSn 등이 새로운 열전재료로 부각되고 있다. Skutterudite 구조를 가지는 화합물은 단위격자의 빈공간에 채워진 희토류이온의 열진동으로 인한 포논의 산란으로 열전도율이 매우 낮은 것이 특징이며, 중온영역에서 우수한 열전 성능을 보이는 재료이다. 일본의 Furukawa 기계 금속(주)에서는 750K에서 ZT가 1.3에 달하는 Skutterudite 화합물 열전소자를 개발하여 실증에 성공한 사례가 있다. Calthrate 화합물은 갇힌 결정구조를 가지는 재료로서 험겁게 결합된 게스트 원자(Ba 또는 Sr)가 내부에서 자유롭게 움직일 수 있어 열에너지에 의한 원자진동이 크게 일어나고, 이로 인해 열에너지의 흐름이 방해받아 열전도도가 낮아져 ZT가 증가하는 물질이다. 마지막으로 Half-Heusler 합금은 가전자농도가 어느 특정한 수치가 되면 반도체 특성을 나타내며, 결정격자 중에 다수의 빈공간을 가지는 특이한 결정구조를 가지므로 열전도도가 낮아 고성능 차세대 열전재료로 기대되고 있다. 미국은 NASA, 버클리대, 칼텍, 하버드대, 퍼듀대, MIT 등에서 바텀업 방식의 실리콘 나노와이어 및 나노점 등의 나노기술을 활용한 고효율 열전소자 및 새로운 열전재료 개발을 활발히 추진 중이다. 유럽의 열전소자 연구는 대학과 Fraunhofer 연구소 등을 중심으로 기술개발이 활발히 수행되고 있으며, 여러 유럽 국가들 중에서도 독일이 열전소자 기술 개발을 주도하고 있는 상황이다. 이 외에 벤츠, BMW, 폭스바겐 등의 자동차 제조 기업들은 자동차 배기열을 회수해 연료효율을 높이는 연구에 집중하고 있다. 일본의 경우는 NEDO 프로젝트를 통해 나노구조의 열전소자 개발에 대한 연구를 진행해 왔으며, 일본과학기술진흥기구 지원 아래 열전발전시스템 개발에 대한 연구를 진행해왔다.

국내의 경우는 열전소자를 제작하기 위한 소재·모듈 기술은 선진국에 비해 낮은 수준이며 정부 지원도 미흡한 실정이다. 냉각용 열전소자의 경우 연구가 활발히 이루어지고 시장도 형성되어 있는 상태지만 발전용 열전소자는 표 2에서 보듯 국가 출연 연구소 및 대학을 중심으로 Bi-Te 계 또는 Pb-Te계 열전재료의 효율을 높이기 위한 기초연구가 주를 이루고 있으며 벌크, 박막, 나노선 등 다양한 구조를 이용한 소재 개발이 진행 중이다. 국외와 마찬가지로 국내도 발전을 위한 열전소자의 본격적인 산업화는 이루어지지 않고 있으나, 최근 들어 LG화학·LG이노텍 등의 기업체에서 자체적으로 나노구조 기반의 열전소자 및 모듈 개발을 위해 노력 중이다.

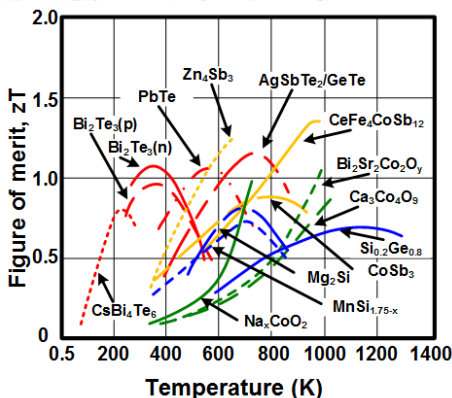


그림 3. 열전재료의 온도별 ZT

표 2. 국내 열전 소재, 모듈 및 시스템 연구 개발 현황

구분	기관명	개발 내용
연구소	한국전기연구원	• 박수동 박사팀, 열전발전 소재 개발 및 시스템 제작
	재료연구소	• BiTe계 열전분말 제조 및 냉각용 모듈개발
	표준과학연구원	• 권수용 박사팀, 열전소재 성능 및 발전효율측정분석 기술 개발 • 이우 박사팀, 나노 기반 첨단 열전소재 상용화 핵심기술 개발
	세라믹연구원	• 소결온도 증가에 따른 CuAlO <sub>2</sub> 세라믹의 열전특성 향상 연구 • Ca <sub>3</sub> Co <sub>4</sub> O <sub>9</sub> (p형)-(ZnO) <sub>2</sub> In <sub>2</sub> O <sub>3</sub> (n형) 산화물 기반 열전모듈 개발
	한국기계연구원	• 열처리를 통한 다결정 BiSbTe 박막 열전특성 향상 연구 • 김영철 박사팀, 자동차 배기열 회수를 통한 고효율 자동차 제작 연구 • 한승우 박사팀, 태양열-태양광 융합발전시스템 개발
	포항산업과학연구원	• 강덕홍 박사팀, 5kW급 열전발전 시스템 개발 및 실증
대학	카이스트	• 조병진 교수팀, 스크린 프린팅 기법을 이용한 열전소재 개발
	연세대학교	• BiTe계 및 PbTe계 나노선 성장 및 열전소재 평가 기술 개발 • 이우영 교수팀, 열전소재 상용화 기술 개발 • 김은애 교수팀, 열전소자를 이용한 소방복 개발
기업	제펠	• 광학용 열전 냉각모듈 개발
	에이스테크	• 냉각용 열전소재 수입판매 및 소형 응용기기 개발
	우창엔지니어링	• 발전용 열전스택 개발
	LG이노텍	• 열전 냉각소재 개발
	LG화학	• 상온용 열전나노소재 제조 기술 개발 • 열전 나노 소재 및 모듈 제조 기술 개발
공동연구	기초과학연구원, 성균관대학교, 삼성전자종합기술원	• 금속공학적인 액상 소결법으로 Bi <sub>0.5</sub> Sb <sub>1.5</sub> Te <sub>3</sub> 의 열전재료 개발

국내 연구 개발 현황을 살펴보면, 한국전기연구원의 박수동 박사팀은 2012년에 마그네슘, 아연계 물질을 이용한 실리사이드 열전 소재 및 모듈을 개발하였고 BiTe계 열전소자를 활용한 열전발전시스템을 개발하였다. 한국기계연구원 나노역학연구실 한승우 박사 연구팀은 2014년에 실리콘 태양전지에서 사용하는 가시광선 이외의 자외선·적외선을 열전 발전에 활용한 "태양광-태양열 융합발전시스템"을 개발하였다. 카이스트 조병진 교수 연구팀은 2015년에 저비용 공정인 스크린 프린팅 공정 기법을 이용하여 밴드형태로 손목에 착용하는 BiTe계 및 SbTe계 열전소자를 개발하였고 17°C 온도 차이에서 40mV의 전력을 생산하는데 성공했다. 기초과학연구원, 성균관대학교, 삼성전자종합기술원은 2015년에 공동연구를 통해 금속공학적 액상 소결법으로 제작한 세계 최고 성능(ZT=2)의 Bi<sub>0.5</sub>Sb<sub>1.5</sub>Te<sub>3</sub>의 열전재료를 개발하는데 성공했다. 이 열전재료는 고밀도의 전위배열을 입체면에 형성시키는 방법으로 열전도도를 물리적 한계수준까지 낮춰 우수한 열전특성을 확보했다. 포항산업과학연구원의 강덕홍 박사 연구팀은 2015년에 5kW급 열전발전시스템을 자체 기술로 개발하여 포스코 압연공장에 실증하여 전력을 생산하는데 성공하였다.

### C. 실리콘 나노선 열전소재 개발

일반적으로 널리 사용되는 실리콘은 지구 상에 매장량이 가장 많은 물질 중 하나이며, 반도체 공정을 이용한 제작이 가능하기 때문에 저비용 대량 생산이 가능한 물질이다. 하지만 실리콘은 열전도도가 150 W/m·K에 이를 정도로 열전달 특성이 좋으며, 300K에서 ZT는 0.01에 불과하여 지난 수십 년간 열전재료로서는 적합하지 않은 물질로 여겨져왔다. 한편

Bi<sub>2</sub>Te<sub>3</sub>의 경우 ZT가 300K에서 1.2에 근접하는 값을 가지기 때문에 열전 재료로 널리 사용되어 왔다. 하지만 BiTe 재료는 Te라는 희소·독성 물질을 포함하고 있어 점차적으로 미국·유럽 등에서 사용이 제한되고 있는 실정이며, hot press 기법을 사용하여 제작되기 때문에 대량생산에 한계가 존재한다. 실리콘을 열전재료로 사용하기 위해서는 BiTe 계와 비슷한 ZT값을 가질 수 있도록 실리콘 재료의 전기전도도에는 변화가 없으면서도 열전도도는 1/100배 정도 감소해야 한다는 것을 위 식(2)를 통해서 알 수 있다. 최근들어 나노기술의 발달과 함께 실리콘을 바텀업 방식으로 나노선 혹은 나노단위의 2차원 구조로 형성하면 열전도도가 1/100배 수준으로 급격히 감소하여 BiTe 재료와 유사한 열전특성을 가질 수 있다는 연구결과가 여러 연구 그룹에 의해 발표되었다.

실리콘 나노선을 제작하는 방법은 크게 탑다운(Top-down)과 바텀업(Bottom-up) 방식으로 나눌 수 있다(그림 4). 탑다운 방식은 기존의 반도체 공정인 리소그래피 및 식각 공정을 이용하는 방법으로써 대량 생산에 유리하고 나노선 규격을 정밀하게 조절할 수 있는 장점을 가지고 있다. 반면 바텀업 방식은 금 나노파티클과 가스의 촉매반응을 이용하여 나노선을 제작하는 방식으로, 나노선의 정밀한 규격 제어가 어렵고 소자 제작을 위해서는 별도의 정렬공정이 필요하여 대량생산이 불가능하다. 현재까지 발표된 대부분의 실리콘 나노선 열전소자는 바텀업 방식을 기반으로 제작되어 소자의 집적도, 재현성 및 신뢰성이 떨어지고 대량 생산이 어렵다는 단점이 있다. 따라서 실리콘 나노선 열전소자의 상용화를 위해서는 나노 반도체 공정기술을 적용하여 집적도, 신뢰성 및 성능을 향상 시키는 것이 열전소자의 상용화의 기술적 선제조건이라고 할 수 있다.



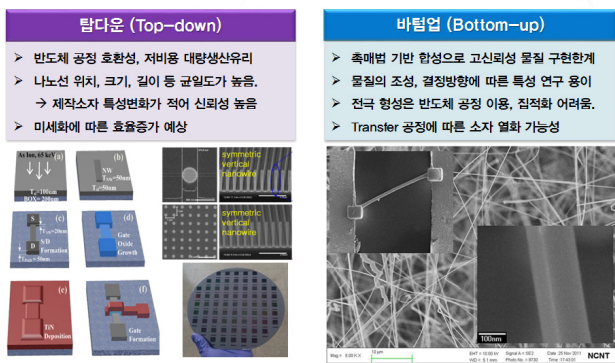


그림 4. 탑다운 및 바텀업 방식 비교

본 연구팀은 상용화에 필수적인 탑다운 방식의 반도체 공정을 이용하여 실리콘 나노선 어레이 열전소자를 개발하고 있다(그림 5). 개발하고 있는 열전소자는 p형으로 도핑된 나노선 어레이와 n형으로 도핑된 나노선 어레이가 전기적으로 직렬형태를 이루고 열적으로는 병렬 형태를 이루고 있다. 제안하는 소자는 탑다운 방식을 활용하기 때문에 대량생산이 가능해져 저가 열전소자 제작이 가능해지고, 수직 나노선 어레이 구조를 활용함으로써 동일 면적상에서 수평 나노선에 비해 높은 소자 집적도 구현이 가능하여 열전효율을 증가가 가능하다. 또한 실리콘은 기존의 BiTe계 또는 PbTe계 열전소자와 달리 인체에 무해한 물질로서 열전소자를 제약없이 다양한 분야에 적용할 수 있다는 장점을 가지게 된다.

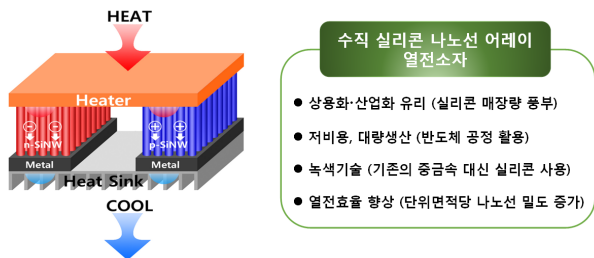


그림 5. 수직 실리콘 나노선 어레이 열전소자 개념도 및 장점

실리콘 수직 나노선 어레이 열전소자의 열전변환 특성을 확인하기 위해 3D Sentaurus TCAD 시뮬레이션을 수행하였다. 나노선의 길이, 나노선의 직경, 나노선 사이의 간격 변화에 따른 열전변환 특성을 시뮬레이션을 통해 살펴보고, 이를 바탕으로 우수한 열전변환 특성을 가지는 나노선의 디자인을 확립하였다. 이때 최적의 나노선 규격은 나노선의 직경이 80nm, 길이는 1um, 나노선 간의 간격은 100nm였다. 표 3에 정리된 결과를 보듯 제안한 수직 나노선 어레이 열전소자는 기존에 보고되었던 바텀업 방식의 열전소자들에 비해 우수한 ZT값을 보인다는 것을 확인하였다. 바텀업 나노선의 경우 ZT가 0.5에서 1사이의 값을 가지지만, 실리콘 나노선 어레이 열전소자는 1.06의 값을 보이는 것을 알 수 있다. 실리콘 나노선 어레이 열전소자에서 p형과 n형 나노선 어레이의 연결 개수를 늘릴 경우 ZT는 더욱 증가할 것으로 예상된다.

지금까지 간략하게 열전소자 개발에 대한 기술동향과 차세대 실리콘 나노선 열전소자의 연구현황을 살펴보았다. 요약하자면, 실리콘 나노선 열전소자는 기본 열전소자와 달리 반도체 공정을 활용하기 때문에 대량 생산이 가능하고 재료가 풍부하기 때문에 가격이 저렴하다는 장점을 가진다. 저비용, 기존 반도체 공정과의 호환성 등을 고려한 연구를 통해 미래 에너지원 수급 연구에 대한 기술적, 공학적, 경제적 우위를 점할 수 있을 것으로 생각된다. 아울러 기존 반도체 제작 과정과 호환이 가능한 차세대 실리콘 나노선 열전소자를 제안함에 따라 신규 연구 인력 수급 및 차세대 인력 양성에도 도움이 될 것으로 기대한다.

표 3. 실리콘 나노선 열전소자의 Seebeck 계수, 파워 팩터, ZT 비교

구분	Seebeck 계수 (μV/K)	파워 팩터 (× 10 <sup>-3</sup> W · m <sup>-1</sup> · K <sup>-2</sup> )	ZT (T=300K)	결과 추출 방법
실리콘 평판	-286	4.67	0.01	문헌
단일 나노선	-291	3.29	0.5	문헌 <sup>7</sup>
단일 나노선	-240	3.39	0.72	문헌 <sup>3</sup>
단일 나노선	-400	6.21	1	문헌 <sup>4</sup>
실리콘 평판	-456	5.94	0.012	시뮬레이션(본 그룹)
실리콘 나노선 어레이	-497	7.05	1.06	시뮬레이션(본 그룹)

참고문헌

- 1 장문규, 열전소자 시장 및 개발동향 (2014)
- 2 교육과학기술부 및 한국과학기술정보연구원, 에너지변환용 열전발전 재료의 개발동향 (2010)
- 3 A. I. Hochbaum et al., Nature, vol.451, pp.163-168 (2008)
- 4 A. I. Boukai et al., Nature, vol.451, pp.168-171 (2008)
- 5 D. Li et al., Applied Physics Letters, vol.83, pp.2934-2936 (2003)
- 6 G. Schierning, Physica Status Solidi, vol.211, pp.1235-1249 (2014)
- 7 B. M. Curtin et al., Nano Letters, vol.13, pp.5503-5508 (2013)
- 8 S. LeBlanc et al., Renewable and Sustainable Energy Reviews, vol.32, pp.313-327 (2014)

저자정보



**백창기** 교수 | 포항공과대학교 창의IT융합공학과  
 주 연구분야  
 Memory and Logic Cell, Theoretical Modeling and Quantum Simulation, Thermoelectric and photovoltaic devices  
 E-mail baekck@postech.ac.kr  
 Homepage http://idea.postech.ac.kr



**김기현** 박사 | 포항공과대학교 창의IT융합공학과  
 주 연구분야  
 Advanced Nanodevice Fabrication and Applications: Laser Diode, Photodetector, Thermoelectric device  
 E-mail khkim85@postech.ac.kr  
 Homepage http://idea.postech.ac.kr

# Silvaco사 AccuCell

**목적** Cell Characterization and Modeling

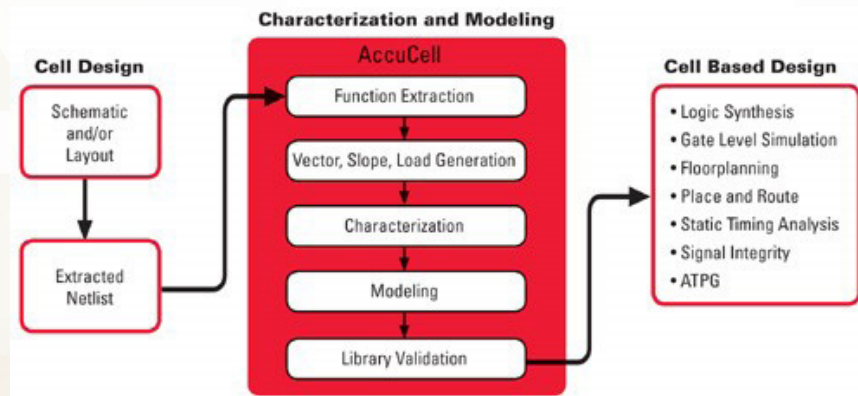
**개요** AccuCell은 스탠더드 셀, I/O, 커스텀 셀 라이브러리를 추출하고 검증하기 위하여 정확성, 자동화, 고속성, 유연성을 갖춘 소프트웨어 툴입니다.

**Supported platform** Red Hat Enterprise (32/64bit) Linux 5, 6

- 특징**
- 앞선 VDSM 기술에 필요한 정확한 싱글-패스, 상태 종속형 타이밍, 파워, 누설, 노이즈의 Liberty™ .lib 라이브러리 생성
  - 동적/정적 셀의 최신 디자인 지원
  - 환경 파일을 간편하게 설정하기 위한 자동 함수 인식과 벡터 생성에 탁월
  - 추출은 Sun Grid Engine(SGE)을 이용하여 멀티-코어 엔진 또는 네트워크에서 병렬 처리
  - 고속 API-기반 SmartSpice 추출 엔진 포함

## 자동화 및 사용의 편의성

- 강력한 스크립트 환경으로 셀과 시뮬레이터의 추출 및 라이브러리 생성에 필요한 모든 옵션을 명확하게 표현
- 모든 조건의 싱글-패스 추출을 위해 강력한 멀티-코너 추출 모드를 제공
- 유효한 입력 회로 트랩에 대한 넷리스트 스크린 옵션은 결정적인 실수를 방지
- 정적/동적 형식(멀티-전압, 멀티-클록, 클록 작동, 게이트 클록, 멀티-데이터, 스캔 작동, 원-핫(one-hot) 멀티플렉서, 멀티-출력)의 셀을 지원
- 라이브러리를 간편하게 다시 추출하기 위해 기존 .lib 템플릿에서 자동으로 설정
- 다중 레포트 옵션으로 상태에 기초한 입력 핀 캐패시턴스를 자동으로 측정
- 변화하는 슬루(slew) 또는 지연에 따른 성능 저하를 포함하거나 포함하지 않는 최대 캐패시턴스 및 기율기를 자동으로 결정



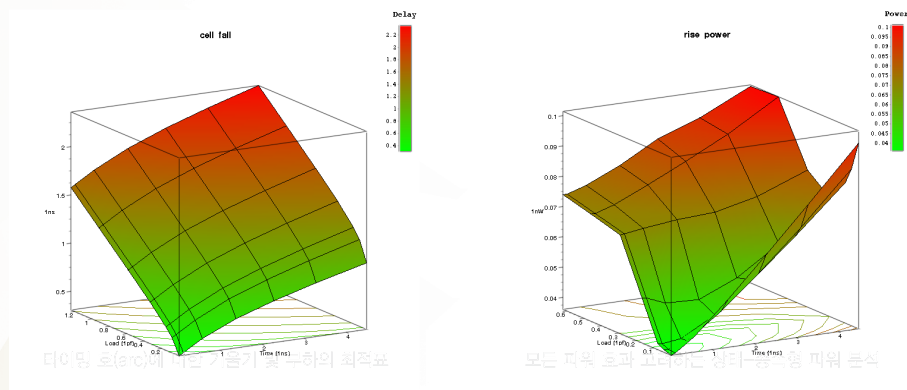
AccuCell Characterization and Modeling Process

### ■ 앞선 기능

- 앞선 SOI 및 언버퍼드(un-buffered) 입력 옵션
- 정확한 VDSM 추출을 위해 최신 멀티-포트 기율기 또는 능동-드라이버 입력 유도 기능 지원
- 간단하게 통일된 셀 라이브러리 추출 조건을 위한 "ASIC" 플로우
- 정확한 저전압 측정을 위해 능동 부하 및 사용자가 정의한 수동/능동 비선형 부하 효과 지원
- 확장 추출 옵션으로 설정/정지, 회복/제거, 최소 펄스 폭 추출을 빠르게 평가하여, 다중 클록을 갖는 레벨, 에지(edge), 펄스화 입력으로 정적/동적 스토리지 회로를 지원
- 3상 드라이버 추출은 컨덕턴스 및 전류 측정 지원
- 탁월한 힘과 상태에 기초한 OBDD(Ordered Binary Decision Diagram, 이하 OBDD) 메소드는 셀 함수를 자동으로 추출하여 동시 스위칭을 포함한 최종 VDMS 효과의 정확한 SPICE 추출에 최적의 벡터를 생성
- .lib 노이즈는 고급 VDSM 기술을 지원

### ■ 고속 및 정확성

- 공동으로 작용하는 타이밍/파워 추출 결과, 파워 라이브러리 생성을 위한 오버헤드는 거의 0
- 멀티스레드 및 SUN 그리드 기반 환경을 지원하여 선형에 가까운 속도 향상
- 모든 공개 모델을 위해 HSPICE, SPECTRE와 100% 호환되는 고속 API-기반 SmartSpice 추출 엔진을 포함
- 외부 시뮬레이터로서 HSPICE, SPECTRE, ELDO 지원
- 최적의 SPICE 추출 실행 시간을 위한 자동 벡터 크기 옵션



### ■ 유연성 및 업계 표준 출력

- 시뮬레이션 바이패스, 디버깅, 레포트 옵션으로 추출의 어려움에 대한 근본 원인 분석
- 정확한 싱글-패스, 상태-종속형 타이밍, 파워, 누설의 Liberty .lib 라이브러리 생성
- Mentor사의 ATPG 포맷 테스트 라이브러리를 자동으로 생성
- 선택적인 verilog 모델링 옵션으로 다양한 시뮬레이터 및 회귀/백-애노테이션 검증 메소드 지원
- HTML 셀 라이브러리 데이터시트를 자동으로 생성  
(데이터시트 포함 내용: 선택적인 AVG 파워와 MAX 주파수 레포트, 선택적인 사용자 스키매틱, 심볼, 진리표 정보, 선택적인 물리 셀의 세부 사항 및 셀 설명 섹션)
- 표-방식의 강력한 사용자 정의 벡터 스크립트 옵션으로 독자적인 추출 필수 사항 조정 가능
- 선택적인 상태-기반 누설, 스위칭, 잠재 전력, 평균 전력을 분석하기 위해 유연한 추출 및 레포트 옵션
- 사용자가 정의한 IV, 전류 이상(g glitch), 노이즈 내성(immunity), 노이즈 전파 옵션을 지원



지동우 교수

아주대학교

정보통신대학 전자공학과

# 호기심이 이끈 집적회로 설계의 길

어린 시절의 막연한 호기심은 때로 인생의 길을 정하는 데 중요한 밑거름이 되기도 한다. 대한민국 1세대 메이크업 아티스트로 활동하여 현재는 성공한 화장품 사업가로서의 길을 걷고 있는 조성아는 한 프로그램을 통해 자신은 초등학교 저학년 시절부터 TV를 보면 연예인들이 어떤 화장을 했는지를 유심히 살펴보고, 자기보다 어린 동네 꼬마들을 불러 모아 엄마의 서랍장을 운통 뒤져 화장을 시켜주곤 했다고 말한다. 이와 같이 어릴 때의 막연한 꿈을 잊지 않고 미래를 펼쳐나가는 이가 여기에 또 있다. 2015년 3월자로 아주대학교 정보통신대학 전자공학과에 부임하게 된 지동우 교수를 만났다.

현재 아날로그/혼성신호 집적회로 설계를 연구하고 있는 그는 전공분야를 선택하게 된 계기에 대해 다음과 같이 말했다. “How things work’는 공학을 전공하는 대부분의 사람들이 가지고 있는 호기심입니다. 어렸을 때부터 전자제품을 분해하면 언제나 블랙박스처럼 자리하고 있는 반도체 칩이 어떻게 동작하는지가 가장 궁금했습니다. 고등학교 때 이제는 모교가 된 포항공과대학교에 견학을 갈 기회가 있었는데 연구실 탐방을 하며 그 동안 궁금했던 집적회로 bare die 칩을 실제로 보게 되었고, 그 당시 칩을 만드는 일을 해야겠다고 생각했던 때가 지금의 결정적인 계기가 되어준 것 같습니다. 대학교 때 회로설계 과목들에 강한 흥미를 느끼고 어렸을 적 꿈과 연계를 시키며 반도체 집적회로 설계를 전공 분야로 선택하게 되었습니다. 매우 기능적이면서도 아름답다는 특징이 저에게 큰 매력으로 다가왔던 것 같습니다.”

그렇게 처음으로 연구자의 길을 걷게 된 석, 박사 시절 그는 반도체 SoC의 핵심 블록인 클럭/주파수 생성기를 큰 연구 주제로 삼아 저잡음 저전력 주파수 생성기를 위한 잡음 제거 기술, 저전력 고성능 시간-디지털 변환기, 초소형 센서 시스템을 위한 초저전력 클럭 생성기 설계 등에 대해 연구를 진행했다고 한다. 그 중 가장 기억에 남는 일로는 ISSCC 발표를 꼽았다. “학교와 연구실이라는 우물 안에서 나와 세상과 처음으로 부딪친 첫 번째 경험이었습니다. 리허설과 본 발표를 거치면서 긴장도 많이 했지만 세계 최고의 전문가들과 교류하면서 지금까지 내가 받은 교육과 지식이 통한다는 자신감을 얻을 수 있었던 경험이었습니다.”

이러한 길을 거쳐 현재 그는 웨어러블 기기의 생체신호 측정 센서로 널리 사용되는 광흡수도변화측정 센서에 대해 연구하고 있다. 광센서와 인터페이스 회로를 일체화하여 기존 구조가 가지고 있었던 여러가지 문제점들을 해결하는 새로운 광센서모듈을 개발하고 있다고 한다. 또한 그는 또생체신호 검출용 SoC에 적용되는 저전력 클럭/주파수 생성 회로에 대한 연구도 진행하고 있다.

연구자라면 누구나 맞닥뜨리는 많은 고충과 연구자로서의 태도에 대해서도 진지하게 고민하는 자세를 느낄 수 있었다. “연구가 어렵다고 느껴질 때에는 일회일비 하지 않고 차분히 당면한 문제를 해결하려고 노력합니다. 연구 방향을 언제나 점검하며 확신을 가지고 끊임없이 정진하는 자세가 어려움을 극복해 나갈 수 있는 유일한 방안이라고 생각하기 때문입니다. 또한, 한 분야의 발전을 계속해서 따라가다 보면 과거의 연구들이 차곡차곡 쌓여 혁신적이고 새로운 결과를 만들어내는 흐름을 종종 볼 수 있습니다. 직접적으로 인용이 되지는 않지만 분명히 연구자의 생각을 자극하고 새로운 아이디어를 만들어 내는 어떠한 지식의 흐름이 존재한다고 믿습니다. 비록 원하는 만큼의 큰 연구 성과가 당장 이루어지지 않더라도 결국 인류 지식의 발전에 기여하고 있다는 마음가짐으로 연구에 임하고 있습니다.”

그는 앞으로의 반도체 산업이 예측할 수 없을 정도로 다변화할 것이라고 말한다. “과거와 같이 집적도를 계속해서 높이며 주요 시장을 석권하는 통합 칩을 만들어내는 방향이 여전히 우세할 것이지만, 점점 더 다양한 애플리케이션이 빠르게 등장하면서 순발력 있게 대응할 수 있는 솔루션을 만들어내는 시장도 커질 것입니다.” 사람과 컴퓨터가 점점 더 가까워지고 있는 이러한 흐름 속에서 그는 안정성, 신뢰성 등 여러가지 측면을 고려해야 하는 센싱-자극 인터페이스 시스템 연구에 도전하고 싶다고 한다.

회로설계 뿐만 아니라 앞으로 소자, 시스템 등 전자공학의 전 분야 혹은 그 이상으로 여러가지 지식을 습득하고 적용할 수 있는 능력을 가져야 더 좋은 연구를 할 수 있는 시대가 되었다고 말하며, 새로운 분야의 지식을 얻는 것에 대해 두려워하지 않는 자세로 연구에 임하고 싶다는 지동우 교수. 항상 도전하는 자세를 잃지 않으며 지금의 자리를 끝까지 밝게 비추어줄 수 있는 연구자가 되기를 기대한다.



## IDEC Newsletter | 통권 제233호

**발행일** 2016년 10월 31일 **발행인** 박인철 **편집인** 김태욱, 남병규 **제작** 심원기획

**기획** 김하늘 **전화** 042) 350-8535 **팩스** 042) 350-8540 **홈페이지** <http://www.idec.or.kr>

**E-mail** [kimsky1230@idec.or.kr](mailto:kimsky1230@idec.or.kr) **발행처** 반도체설계교육센터(IDEC)

반도체설계교육센터 사업은 산업통상자원부, 한국반도체산업협회, 반도체회사(삼성전자, SK하이닉스, 매그나칩반도체, 앰코테크놀로지코리아, 에이티세미콘)의 지원으로 수행되고 있습니다.

